

Diciembre 2014

Volumen 12

Número 1

ISSN 1879 - 9532

RIEE&C

Impacto de Limitadores de Corriente de Falla
en Sistemas de Distribución
Fernández H. Erika, Conde E. Arturo

1

Convertidor Elevador Multinivel para Aplicaciones
en Celdas de Combustible
Sánchez H. Víctor M., Chan P. Freddy I., Torres M.
Emmanuel, Acosta O. Roberto, Toral C. Homero,
Valderrabano A., Ramírez A. Juan M.

11

Determinación de la Vida Útil de un Inversor para
Aplicaciones Fotovoltaicas
Chan P. Freddy I., Torres M. Emmanuel, Sánchez
H. Víctor, Toral C. Homero, Acosta O. Roberto

19

**REVISTA DE INGENIERÍA
ELÉCTRICA, ELECTRÓNICA Y COMPUTACIÓN**

Revista publicada por el Depto. de Ing. Eléctrica y Electrónica del Instituto Tecnológico de Sonora



ITSON – Instituto Tecnológico de Sonora
5 de Febrero 818 Sur. C.P. 85000
Ciudad Obregón, Sonora, México.

RIEE&C: Revista de Ingeniería Eléctrica, Electrónica y Computación

Año 10, Volumen 12, Número 1, Diciembre de 2014.

DERECHOS RESERVADOS © 2014.

ISSN: 1870-9532

Publicación semestral editada por ITSON a través del
Departamento de Eléctrica y Electrónica.
Esta publicación fue completada en Diciembre de 2014.

Editor en jefe: José Antonio Beristáin Jiménez

Grupo editor ejecutivo: Jesús H. Hernández L., Joaquín Cortez G., Gabriel Núñez R.,
Javier Pérez R., Griselda González D.C.

Editores asociados: Adolfo Espinoza R., Adolfo Soto C., Andrés O. Pizarro L., Armando
Ambrosio L., Armando García B., Eduardo Romero A., Enrique Aragón M., Erica Ruiz I.,
Germán E. Dévora I., Ismael Murillo V., José M. Campoy S., Juan C. Murrieta L., Juan J.
Padilla Y., Luis A. Castro Q., Manuel Domitsu K., Miguel A. Bernal R., Moisés Rodríguez
E., Manuel Herrera S., Rafael Figueroa D., Rafael León V., Raymundo Márquez B.,
Ricardo T. Solís G.

Diseño de portada: Itsel Gabriela Ramírez Escalante

Contacto: rieecandc@itson.edu.mx

Internet: <http://www.itson.mx/rieeyc>

Impreso en el taller del Instituto Tecnológico de Sonora. Fecha de Impresión Diciembre
2014. Tiraje de 100 ejemplares con 12 hojas.

El contenido de los artículos que se publican es responsabilidad de los autores.
Prohibida la reproducción total o parcial del contenido de la revista,
en cualquier medio, sin previa autorización por escrito del editor.
Quedan reservados todos los derechos.

Impacto de Limitadores de Corriente de Falla en Sistemas de Distribución

Fernández H. Erika, Conde E. Arturo

Impact of Fault Current Limiters in Distribution Systems

Abstract— This article presents the impact of fault current limiters in a distribution system. Different types of fault current limiters are analyzed in order to evaluate the voltage quality and the operation time by protective relays. A methodology is developed to sizing the limiters to reduce the fault current to a desired value. The performance limit was assessed by analyzing the voltage drop in feeders not failed, the transient voltage that appears at the terminals of the circuit breaker and the time overcurrent relay operation. It is concluded that the installation of fault current limiters in distribution systems can reduce the fault current to levels below the nominal capacity of the circuit breakers, avoiding the replacement of such equipment.

Keywords—Distribution system, Fault current, Fault current limiters, Fault current limiter resonant and Fault current solid state.

Resumen— En este artículo se analiza el impacto que presentan los limitadores de corriente de falla en un sistema de distribución. Se presentan diferentes modelos de limitadores de corriente con el objetivo de evaluar la calidad en el voltaje y el tiempo de operación de los sistemas de protección. Se presenta el dimensionamiento de los limitadores de forma tal que reduzcan la corriente de falla a un valor establecido. Se evalúa el desempeño de los limitadores analizando la caída de tensión en alimentadores no fallados, el voltaje transitorio que se presenta en las terminales del interruptor encargado de liberar la falla y el tiempo de operación del relevador de sobrecorriente. La instalación de limitadores de corriente de falla en sistemas de distribución permite reducir la corriente de falla evitando la sustitución de dichos equipos, pero a la vez es necesario analizar los efectos que se tienen una vez que estos dispositivos son instalados en el sistema eléctrico de distribución.

Palabras clave—Corriente de Falla, Limitadores de Corriente, Limitadores Resonantes, Limitadores de Estado Sólido y Sistema de Distribución.

Manuscrito recibido el 3 de Diciembre de 2013. Este trabajo presenta parte de los resultados obtenidos de la investigación doctoral realizada por la MICA Erika Fernández en el Programa de Posgrado de la Facultad de Ingeniería Mecánica y Eléctrica

Fernández H. Erika es Estudiante de Tiempo Completo del Posgrado de Ingeniería Eléctrica de la Facultad de Ingeniería Mecánica y Eléctrica de la Universidad Autónoma de Nuevo León. Ciudad Universitaria C.P. 66451, San Nicolás de los Garza, Nuevo León. (e-mail kikafh@gmail.com).

Conde E. Arturo se desempeña como Profesor Investigador del Programa de Posgrado en Ingeniería Eléctrica de la Facultad de Ingeniería Mecánica y Eléctrica de la Universidad Autónoma de Nuevo León. (e-mail con_de@yahoo.com).

I. INTRODUCCIÓN

Los sistemas de distribución están cambiando debido al incremento en los niveles de carga, la interconexión con otros sistemas de distribución y la adición de fuentes de generación de energías renovables. Estos cambios topológicos en el sistema dan como resultado un incremento en los niveles de corriente de corto circuito en caso de una falla, y en consecuencia, estos nuevos niveles de corriente de corto circuito exceden la capacidad interruptiva de los sistemas de protección existentes en el sistema [1]-[12]. Existen algunas medidas que se pueden implementar para limitar los niveles de corto circuito, entre los que se encuentran la creación de nuevas subestaciones, la división de buses, sustitución de los actuales interruptores por otros de mayor capacidad. Pero estas soluciones imponen un gran costo a los operadores del sistema de potencia y prácticamente no son económicos. Otra manera de hacer frente al incremento de los niveles de corto circuito es la utilización de dispositivos limitadores de corriente de falla. Los Limitadores de Corriente de Falla (LCFs) son una solución efectiva para la solución de este problema [13].

Un LCF es un dispositivo constituido, principalmente, por una impedancia variable que se conecta en serie al sistema, con el objetivo de limitar la magnitud de la corriente de corto circuito a niveles donde los actuales sistemas de protección puedan seguir operando. En estado estable el valor de impedancia del LCF es despreciable en el sistema, pero al momento de ocurrir una falla el valor de dicha impedancia cambia drásticamente su valor con el objetivo de limitar la magnitud de la corriente de corto circuito [4]. Si la magnitud de la corriente de corto circuito se puede limitar, la confiabilidad y seguridad del sistema se ven beneficiados [14].

Hoy en día existen diferentes tecnologías que se aplican al diseño y construcción de LCFs, y que nos ayudan a clasificarlos de acuerdo a su principio de operación, entre los que se encuentran los Limitadores de Corriente Resonantes (LCR), Limitadores de Corriente de Estado Sólido (LCES) y Limitadores de Corriente Superconductores de Alta Temperatura (LCSAT), entre otros mencionados en [13].

En la elección del LCF que se adapte adecuadamente a las necesidades del sistema es necesario tomar en cuenta diversos aspectos técnicos del desempeño de los LCFs en el sistema, entre los elementos a considerar están la efectividad del limitador, el tiempo de recuperación de voltaje una vez que la falla ha sido liberada, el Transitorio de Recuperación de Voltaje (TRV) en las terminales del interruptor encargado de liberar la falla, la caída de

tensión que se tiene en alimentadores no fallados y el tiempo de operación del relevador de sobrecorriente.

Los LCFs al incorporarse al sistema de distribución trabaja en conjunto con los sistemas de protecciones, y su operación conjunta no debe afectar las características de los sistemas de protección como son la sensibilidad, selectividad, velocidad y confiabilidad [15]. En el análisis de la interacción de los sistemas de protección y LCFs, hay que tomar en consideración el tipo de protección del relevador, el valor de la corriente de arranque, el procesamiento de la señal de falla, la coordinación de las protecciones y la ubicación del LCF. Estos factores son analizados ampliamente por el WGA3.16 del CIGRE en [16]. Por otra parte, la capacidad interruptiva del interruptor está limitada tanto por la corriente de falla como por los niveles de TRV. Si la forma de onda del TRV excede los estándares preestablecidos, el interruptor probablemente fallará al momento de su apertura, además que altos valores de voltaje pueden llevar a fallas térmicas o dieléctricas [17].

El estudio presentado en este artículo muestra el impacto de los LCFs en las redes eléctricas, se realiza un estudio comparativo entre diferentes tipos de limitadores para evaluar su comportamiento de la corriente limitada, la caída de tensión, la respuesta de los relevadores de sobrecorriente y el TRV. El sistema eléctrico utilizado es de topología radial para el análisis de los resultados obtenidos. Sin embargo en estudios posteriores es recomendable la interacción de otros elementos de la red y topologías más complejas. Así mismo, los escenarios de falla corresponden únicamente a las recomendadas para el dimensionamiento de los LCFs, no se evalúan otros tipos de falla. Debido al límite en la extensión de este trabajo, estos aspectos se atenderán en trabajos posteriores.

II. LIMITADORES DE CORRIENTE DE FALLA

A. Limitadores de Corriente Resonantes (LCR)

Los limitadores de corriente resonantes, están constituidos por un inductor L y un capacitor C , formando un circuito de resonancia ajustado a la frecuencia de operación del sistema 60 Hz. Por lo tanto, la impedancia total del limitador es despreciable cuando el sistema se encuentra en condiciones normales de operación. Una de las características de este tipo de limitadores, es que no permiten un incremento instantáneo de la corriente de corto circuito, es decir, el incremento de la corriente se presenta en forma gradual debido a la naturaleza del circuito resonante [3],[13]. El principio de operación de los limitadores resonantes se detalla en el Apéndice A. Los valores de reactancia de los LCRs están dados por (1).

$$X = \omega L = \frac{1}{\omega C} \quad (1)$$

En los LCRs, se puede tener una infinidad de valores de reactancia inductiva X , que cumplan la condición de resonancia mostrada anteriormente. Es fácil verificar que a un mayor valor de reactancia X , el incremento de la corriente es gradual y lento, es decir, el circuito mostrará un valor de corriente pequeño debido a que impera el valor del inductor L [1], [18], [19].

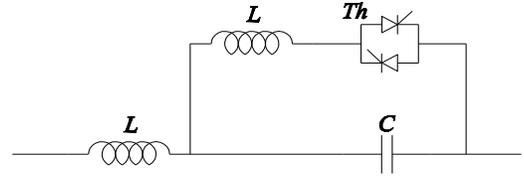


Fig. 1 Modelo del limitador resonante serie-paralelo controlado (LCR-SPC).

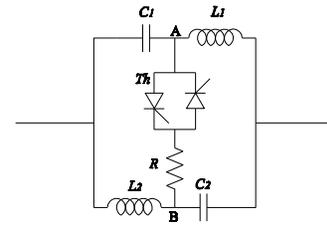


Fig. 2 Modelo del limitador resonante serie controlado (LCR-SC).

1) *Limitador de Corriente Resonante Serie-Paralelo Controlado (LCR-SPC)*: El LCR-SPC, está conformado por dos circuitos resonantes como se muestra en la Fig. 1. En estado estable los tiristores del puente Th se encuentran apagados, quedando el sistema resonante en serie conectado al sistema. La caída de voltaje del LCR-SPC, es casi despreciable debido a que el inductor y el capacitor están ajustados a la frecuencia de resonancia del sistema 60 Hz. Cuando la corriente de carga supera el umbral establecido en el control de tiristores, se manda la orden de encendido a los tiristores del puente Th , por lo que en ese momento se forma un circuito resonante paralelo que es el que limita la corriente de falla [20].

2) *Limitador de Corriente Resonante Serie Controlado (LCR-SC)*: Consiste en una conmutación de resonancia serie en estado estable y resonancia en paralelo en estado de falla. El limitador LCR-SC, está constituido por dos ramas de circuitos resonantes L_1-C_1 y L_2-C_2 , un puente de tiristores Th , encargado de hacer la conmutación y una resistencia R . El diagrama del limitador se muestra en la Fig. 2. Cuando el sistema se encuentra en estado estable, los tiristores se encuentran apagados por lo que las ramas resonantes del limitador están corto-circuitadas L_1-C_1 y L_2-C_2 [21].

Las relaciones entre L_1-C_1 y L_2-C_2 , se muestran en (2) y (3):

$$jL_1\omega = \frac{1}{jC_1\omega}; \quad (2)$$

$$jL_2\omega = \frac{1}{jC_2\omega}; \quad (3)$$

De esta manera, cuando el sistema se encuentra operando de manera normal la reactancia equivalente es cero, el limitador no tendrá efecto en la carga del sistema. Cuando una falla se presenta y el valor de la corriente de línea rebasa el valor preestablecido, el control manda la orden de encendido a los

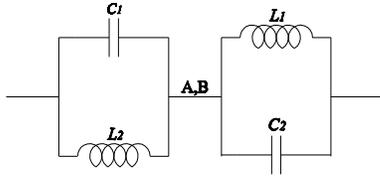


Fig. 3 Diagrama del LCR-SC cuando ocurre la falla sin la presencia de la resistencia.

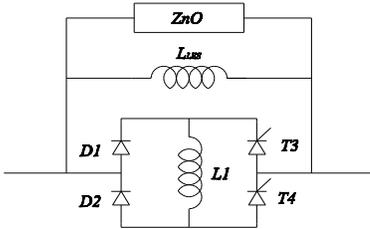


Fig. 4 Limitador de estado sólido con doble inductor (LCES-DI).

tiristores y en ese momento la corriente circula por el puente de tiristores y la resistencia del limitador por lo que se limita la corriente de corto circuito.

La magnitud de la impedancia equivalente y por lo tanto la magnitud de la corriente de falla dependen del valor de la resistencia del limitador y del ángulo de disparo de los tiristores el circuito conmuta a una resonancia en paralelo. Sin utilizar la resistencia y al momento en que los tiristores son encendidos la impedancia equivalente del limitador es infinita. La Fig. 3, muestra el limitador en modo de falla sin la presencia de la resistencia.

B. Limitadores de Corriente de Estado Sólido (LCES)

Los limitadores de estado sólido utilizan interruptores de electrónica de potencia como diodos tiristores permiten insertar un elemento reductor al sistema como una reactancia limitadora la cual incrementa el valor de la impedancia del sistema y reduce la magnitud de la corriente de falla. Estos limitadores operan únicamente en condiciones de falla. Los interruptores electrónicos que utilizan nos garantizan que tanto los inductores o resistores sean insertados en el camino de la corriente de falla después de unos milisegundos de la detección de la misma, lo que origina que se incremente el valor de la impedancia y limite la corriente de falla [22]. De acuerdo con [6] y [13], los limitadores de estado sólido brindan grandes beneficios al sistema debido a que son de bajo costo, gran confiabilidad y presentan una baja caída de tensión en el sistema.

1) *Limitador de Corriente de Estado Sólido con Doble Inductor (LCES-DI)*: Este limitador de corriente está integrado por un par de diodos $D1$ y $D2$, un par de tiristores $T3$ y $T4$, dos inductores L_{LES} y L_1 , un aparta rayos ZnO conectado en paralelo al limitador con el fin de protegerlo por sobrevoltajes. El diagrama del LCES-DI se muestra en la Fig. 4. Cuando el sistema se encuentra en estado estable los tiristores $T3$ y $T4$ se encuentran en modo de conducción, lo que provoca un divisor de corriente entre L_{LES} y L_1 , ya que el valor de $L_{LES} \gg L_1$, la mayor parte de la corriente circula por L_1 . Al momento de detectarse una falla en el sistema,

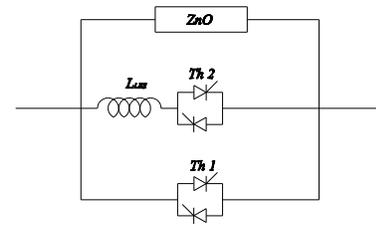


Fig. 5 Limitador de corriente de estado sólido (LCES-DP).

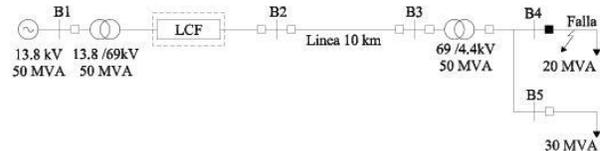


Fig. 6 Sistema de distribución base.

el mando de control manda la orden de apagado a los tiristores, quedando los diodos $D1$ y $D2$ trabajando en rodada libre hasta que el valor de la corriente del inductor L_1 cae gradualmente hasta cero, lo que obliga a la corriente a circular a través del inductor L_{LES} y limitar la magnitud de la corriente de falla [6].

2) *Limitador de Corriente de Estado Sólido con Doble Puente (LCES-DP)*: La configuración de este limitador de corriente de estado sólido se muestra en la Fig. 5, el cual está formado por dos ramas conectadas en paralelo. En cada rama se encuentra un puente de tiristores $Th1$ y $Th2$, un inductor L_{LES} que está conectado en serie con el puente de tiristores $Th2$ se utiliza un aparta rayos ZnO para protegerlo de sobrevoltajes [7], [23].

Cuando el sistema se encuentra en estado estable, los tiristores del puente $Th1$ se encuentran encendidos, por lo que la corriente de línea circula por esta rama. Cuando el valor de corriente rebasa el valor preestablecido de corriente, se manda la orden de apagado a los tiristores del puente $Th1$ y la orden de encendido a los tiristores del puente $Th2$, con lo que obligamos a la corriente de falla a circular a través del inductor limitador. La reducción de la magnitud de corriente de falla depende del valor de diseño del inductor limitador L_{LES} .

III. DIMENSIONAMIENTO DE LOS LIMITADORES DE CORRIENTE DE FALLA

En esta sección se detalla la metodología utilizada en el dimensionamiento de los LCF.

A. Limitadores de Corriente Resonantes (LCR)

Los valores de reactancia para el cálculo de los LCR, es calculado tomando en consideración el valor de la impedancia base del sistema Z_{base} , se asume una resistencia del inductor del 10% del valor de su reactancia. En (4) se muestra un ejemplo del cálculo del valor del inductor y el capacitor de los LCR. El valor de la impedancia base del sistema de distribución que se utilizó está basado en el método utilizado por Javadi en [1], en nuestro análisis de los LR este valor es de 95.22Ω . En (6), se muestra el

TABLA I.
VALORES DE REACTANCIA PARA LOS LCR

Reactancia (% pu)		Valor	
X	R	L (H)	C (μF)
12.5	1.19	0.03	222.9
25	2.38	0.06	111.4
50	4.76	0.12	55.71
80	7.61	0.20	34.82

valor de la impedancia del sistema cuando se tiene un valor de reactancia al 50% de la impedancia del sistema.

$$R = 5\% \text{ pu} ; \quad X = 50\% \text{ pu} \quad (4)$$

$$Z = \sqrt{R^2 + X^2} = 50.25\% \quad (5)$$

$$Z = 47.84 \Omega \quad (6)$$

En la Tabla I, se muestran los diferentes valores de reactancia asignados al análisis de los LCR.

B. Limitadores de Corriente de Estado Sólido (LCES)

El valor del inductor limitador en los LCES, es calculado utilizando el valor de impedancia del limitador, el cual se expresa de la siguiente manera:

$$|Z_{LES}| = |\omega L_{LES}| = \frac{U_S}{I_{LES}} \quad (7)$$

donde:

- L_{LES} inductancia del inductor reductor
- ω frecuencia en radianes
- I_{LES} valor rms de la corriente del limitador
- U_S magnitud del voltaje en fase

Re-escribiendo (7), obtenemos el valor del inductor reductor de los LES:

$$L_{LES} = \frac{U_S}{\omega I_{LES}} \quad (8)$$

El valor de la corriente del I_{LES} se obtiene multiplicando la corriente de línea por un factor k, de sobrecorriente de la siguiente manera:

$$I_{LES} = kI_r \quad (9)$$

Para obtener el valor del inductor en derivación L_I del LCES-DI, se utiliza la siguiente ecuación:

$$L_I = \frac{0.0942\sqrt{3}U_S}{\omega I_r} \quad (10)$$

IV. SIMULACIÓN

A. Sistema de Prueba

TABLA II.
VALORES DE VOLTAJE Y CORRIENTE DEL SISTEMA DE DISTRIBUCIÓN BASE

Sistema		Buses			Tiempo det. Falla (s)	Tiempo ope. Relé (s)
Estado	Variable	B2	B4	B5		
Estable	Voltaje	0.989	0.969	0.969	0.33	0.74
	Corriente	0.994	0.387	0.581		
Falla	Voltaje	0.635	0.059	0.059		
	Corriente	23.07	23.04	0.023		
Pos-Falla	Voltaje	0.993	0.980	0.980		
	Corriente	0.614	0	0.587		

Con el fin de realizar el estudio de los diferentes limitadores se consideró un sistema de distribución base sin la presencia del limitador como se muestra en la Fig. 6. Cada uno de los elementos del sistema de distribución son detallados en el Apéndice B. El análisis de los limitadores que se presentan se realizaron utilizando el software MATLAB/Simpowersystems.

Al sistema de prueba se le inserta una falla trifásica sólida en la línea de carga de 20 MVA a los 0.3s, y a partir de este momento se analizan diversos aspectos como son: el tiempo que le toma al relevador de sobrecorriente mandar la orden de apertura al interruptor, el momento en que el interruptor opera para liberar la falla, el comportamiento de la corriente en el bus B2, por ser el bus cercano a la ubicación del limitador y ala fuente de generación, la recuperación de voltaje en el Bus B5, por ser el bus de la línea de carga no fallada y el TRV que se presenta en el interruptor del bus B4 cuando abre para liberar la falla.

B. Caso Base

En la Tabla II, se presentan los resultados obtenidos al insertar la falla en el sistema de prueba sin la presencia de LCF, cuando se presenta la falla en el sistema sin limitador, se tiene que el valor de la corriente de falla es de aproximadamente 23 pu de la corriente nominal de línea, el tiempo que le toma al relevador de sobrecorriente mandar la orden de apertura al interruptor es de 0.74 s, este tiempo se obtuvo al utilizar la ecuación de tiempo del relevador de sobrecorriente utilizando los valores de las constantes para una curva muy inversa como se detalla en la Tabla C.I del Apéndice C y un valor de corriente de arranque de tres veces el valor de la corriente nominal.

C. Simulación de los Limitadores y Tiempo de Operación de los Relevadores

En esta sección se muestran los resultados de las simulaciones realizadas en el sistema con los diferentes limitadores y el análisis realizado para el dimensionamiento de los inductores reductores con el fin de poder mantener el valor de la corriente de falla del sistema en un valor aproximado de 12 pu.

1) *Simulación con LCR-SPC*: Se realizaron pruebas con los diferentes valores de reactancia obtenidos al variar los valores del porcentaje de reactancia y que se muestran en la Tabla I, obteniéndose los valores de voltaje y corriente en pu. del sistema que se muestran en la Tabla III.

De las pruebas realizadas con los diferentes valores de reactancia asignados al inductor y capacitor, da como resultado que el valor de reactancia que satisface el valor de corriente a limitar de 12 pu se presenta cuando su valor es del 50% del valor de la impedancia del sistema, lo que da un tiempo de operación del

TABLA III.
VALORES DE VOLTAJE Y CORRIENTE CON LCR-SPC

Sistema			Buses			Tiempo det. Falla (s)	Tiempo ope. Relé (s)
X (%)	Estado	Variable	B2	B4	B5		
12.5	Estable	Voltaje	0.973	0.952	0.952	0.33	1.04
		Corriente	0.977	0.380	0.571		
	Falla	Voltaje	0.518	0.092	0.092		
		Corriente	17.94	17.89	0.055		
	Pos-Falla	Voltaje	0.982	0.969	0.969		
		Corriente	0.608	0	0.581		
25	Estable	Voltaje	0.968	0.948	0.948	0.33	1.07
		Corriente	0.972	0.378	0.568		
	Falla	Voltaje	0.483	0.086	0.086		
		Corriente	16.72	16.67	0.052		
	Pos-Falla	Voltaje	0.980	0.967	0.967		
		Corriente	0.606	0	0.580		
50	Estable	Voltaje	0.946	0.926	0.926	0.33	1.29
		Corriente	0.951	0.370	0.556		
	Falla	Voltaje	0.354	0.063	0.063		
		Corriente	12.28	12.25	0.038		
	Pos-Falla	Voltaje	0.966	0.954	0.954		
		Corriente	0.598	0	0.572		
80	Estable	Voltaje	0.920	0.901	0.901	0.34	1.69
		Corriente	0.924	0.360	0.540		
	Falla	Voltaje	0.259	0.045	0.045		
		Corriente	9.005	8.979	0.027		
	Pos-Falla	Voltaje	0.946	0.937	0.937		
		Corriente	0.588	0	0.562		

TABLA IV.
VALORES DE VOLTAJE Y CORRIENTE CON LCR-SC

Sistema			Buses			Tiempo det. Falla (s)	Tiempo ope. Relé (s)
X (%)	Estado	Variable	B2	B4	B5		
12.5	Estable	Voltaje	0.981	0.960	0.960	0.33	0.99
		Corriente	0.985	0.383	0.576		
	Falla	Voltaje	0.583	0.103	0.103		
		Corriente	20.23	20.17	0.061		
	Pos-Falla	Voltaje	0.988	0.975	0.975		
		Corriente	0.611	0	0.585		
25	Estable	Voltaje	0.978	0.958	0.958	0.33	1.01
		Corriente	0.983	0.382	0.574		
	Falla	Voltaje	0.559	0.099	0.099		
		Corriente	19.37	19.32	0.059		
	Pos-Falla	Voltaje	0.986	0.974	0.974		
		Corriente	0.611	0	0.584		
50	Estable	Voltaje	0.966	0.946	0.946	0.33	1.09
		Corriente	0.970	0.378	0.567		
	Falla	Voltaje	0.462	0.083	0.083		
		Corriente	16.00	15.96	0.049		
	Pos-Falla	Voltaje	0.966	0.966	0.966		
		Corriente	0.606	0	0.579		
80	Estable	Voltaje	0.950	0.930	0.930	0.34	1.39
		Corriente	0.954	0.371	0.058		
	Falla	Voltaje	0.365	0.065	0.065		
		Corriente	12.67	12.63	0.039		
	Pos-Falla	Voltaje	0.968	0.956	0.956		
		Corriente	0.599	0	0.573		

relevador de sobrecorriente de 1.29s. En la Fig.7, se muestra el comportamiento de la corriente de falla en el Bus B2 cuando el valor de la reactancia es del 50%. La forma de onda coincide con lo presentado por Chang en [20].

2) *Simulación con LCR-SC*: Al igual que el LCR-SPC se utilizaron para el LCR-SC los mismos valores del inductor y capacitor. Los valores de voltaje y corriente se muestran en la Tabla IV.

En la Tabla IV, se puede apreciar que cuando el valor de reactancia es del 80%, se tiene el valor deseado de la corriente a

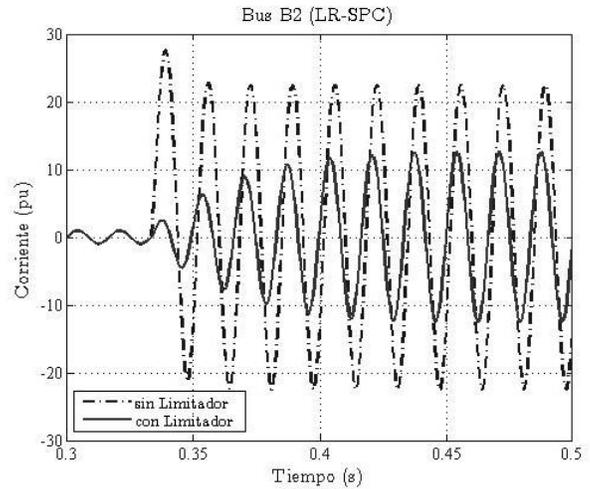


Fig. 7 Corriente de falla limitada por el LCR-SPC.

TABLA V.
VALORES DE VOLTAJE Y CORRIENTE DEL SISTEMA CON LCES-DI

Sistema			Buses			Tiempo det. Falla (s)	Tiempo ope. Relé (s)
Inductancia (mH)	Estado	Variable	B2	B4	B5		
$L_1 = 0.189$	Estable	Voltaje	0.994	0.968	0.968	0.33	0.91
		Corriente	0.993	0.387	0.580		
	Falla	Voltaje	0.359	0.063	0.063		
		Corriente	12.44	12.41	0.038		
$L_{LES} = 9.53$	Pos-Falla	Voltaje	0.993	0.980	0.980		
		Corriente	0.615	0	0.587		

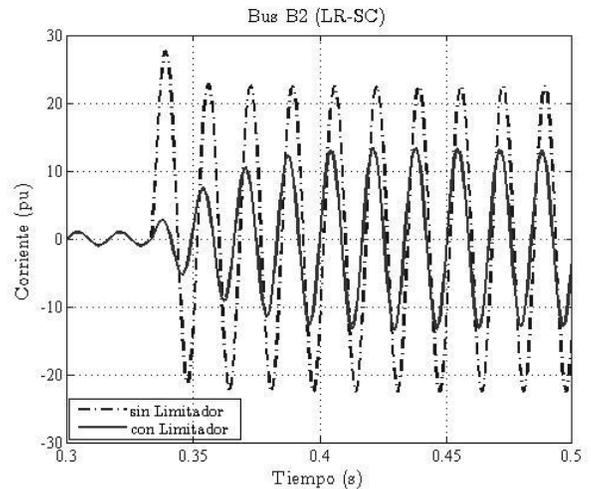


Fig. 8 Corriente de falla limitada por el LCR-SC.

limitar con un tiempo de operación del relevador de 1.39 s. En el caso donde el valor de la reactancia es del 12.5%, el valor de la corriente de falla tiene un valor aproximadamente igual al del sistema cuando no cuenta con limitador. En la Fig.8, se muestra el comportamiento de la corriente de falla obtenida al utilizar el LCR-SC en el bus B2 cuando el valor de la reactancia es del 80%, el comportamiento es similar al presentado por Hoseynpoor en [21]. Se puede apreciar que el comportamiento de la corriente es similar al que se tiene al utilizar el LCR-SPC, por lo que el tiempo de operación del relevador es aproximadamente el mismo.

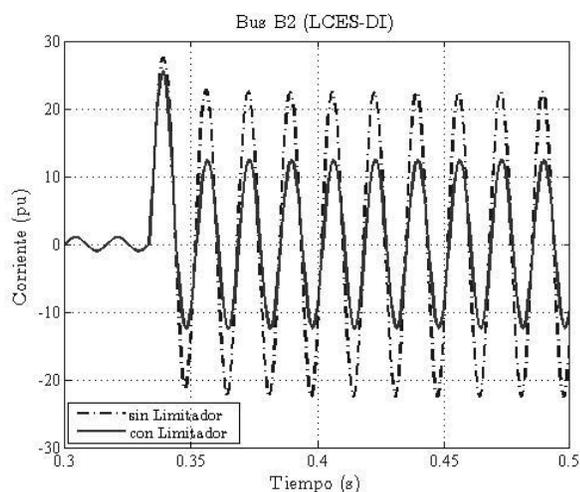


Fig. 9 Corriente de falla limitada por el LCES-DI.

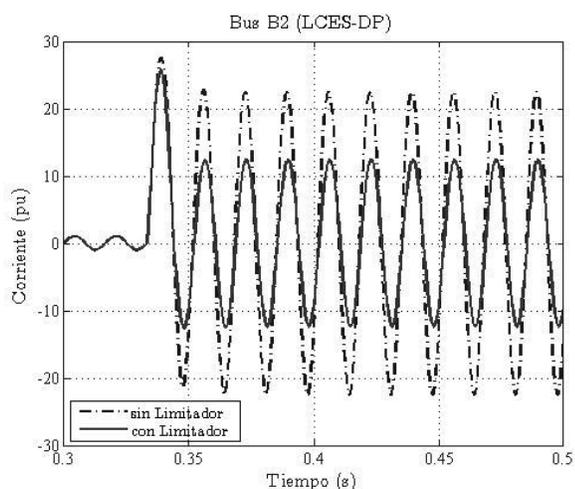


Fig. 10 Corriente de falla limitada por el LCES-DP.

TABLA VI.

VALORES DE VOLTAJE Y CORRIENTE DEL SISTEMA CON LCES-DP

Inductancia (mH)	Sistema		Buses			Tiempo det. Falla (s)	Tiempo ope. Relé (s)
	Estado	Variable	B2	B4	B5		
$L_{LES} = 9.53$	Estable	Voltaje	0.994	0.968	0.968	0.33	0.91
		Corriente	0.993	0.387	0.580		
	Falla	Voltaje	0.359	0.063	0.063		
		Corriente	12.44	12.41	0.038		
	Pos-Falla	Voltaje	0.993	0.980	0.980		
		Corriente	0.615	0	0.587		

3) *Simulación con LCES-DI*: Para los limitadores de estado sólido se utilizaron los valores de los inductores obtenidos en (8) para L_1 y (10) para L_{LES} . A continuación se muestran los valores obtenidos de voltaje y corriente en pu en el sistema al utilizar el LCES-DI.

En la Fig.9, se muestra el comportamiento de la corriente de falla en el Bus B4, donde se aprecia que la corriente de corto circuito limitada se mantiene en el rango definido, de igual forma como se presenta en [6]. Con la inserción de este limitador en el

sistema se tiene que el tiempo de operación del relevador de sobrecorriente es de 0.91 s.

4) *Simulación con LCES-DP*: Para este limitador se utiliza el valor del inductor obtenido anteriormente en (8). A continuación se muestran los valores de voltaje y corriente obtenidos cuando se incorpora el LCES-DP al sistema y que se muestran en la Tabla VI.

En la Fig.10, se muestra el comportamiento de la corriente de falla en el Bus B2, una forma de onda de corriente similar a la presentada en [7] y se aprecia que el tiempo de operación del relevador es de 0.91 s aproximadamente 23% más de tiempo que le toma al relevador operar cuando no cuenta con limitador.

V. ANÁLISIS DE RESULTADOS

A. Análisis comparativo

1) *Limitadores de Corriente Resonantes LCR*: Se puede apreciar en los datos mostrados en las Tablas III y IV, que a los valores de reactancia inductiva mayores, la corriente de falla se atenúa de forma gradual y lenta, como es el caso cuando el valor de la reactancia es del 80%. Esta condición de limitación extrema puede ocasionar problemas en el sistema al prolongar el tiempo de operación del relevador de sobrecorriente. También depende del diseño del limitador los valores de reactancia a utilizar, ya que no aplica las mismas condiciones de valores del inductor y capacitor para ambos modelos, como es el caso del LCR-SPC y del LCR-SC, ya que los valores utilizados en el último es cuando el valor de la reactancia es del 80%. Caso contrario ocurre cuando el valor de reactancia del 12.5% en ambos limitadores, en este caso los limitadores prácticamente no limitan la corriente de corto circuito alcanzando valores casi idénticos a los obtenidos cuando el sistema no cuenta con limitador.

2) *Limitadores de Corriente de Estado Sólido LCES*: La reducción de la corriente de falla en los LCES se puede apreciar en las Fig. 9 y Fig. 10 que se lleva a cabo después del primer medio ciclo de que ocurrió la falla, amortiguando su magnitud hasta el valor definido inicialmente. La diferencia aplica en control de los tiristores, ya que en LCES-DI sólo se tiene un control para los tiristores T3 y T4, mientras que para el LCES-DP se necesitan dos controles uno para cuando el sistema se encuentra en estado estable y el segundo cuando el sistema se encuentra ante una falla. Además, los dos limitadores LCES, utilizan el mismo valor del inductor reductor, lo que da como resultado comportamientos similares al momento de limitar la corriente de falla, así como el tiempo de respuesta del relevador de sobrecorriente.

B. Comparación TRV

El análisis del transitorio que se presenta en las terminales del interruptor al momento de abrir para liberar la falla es de gran interés, ya que dependiendo de la magnitud de este voltaje dependerá si el interruptor puede o no puede operar satisfactoriamente. En la Fig.11(a), se muestra el transitorio de voltaje que se presenta en las terminales del interruptor al liberar la falla en el sistema sin la presencia del limitador, el pico del transitorio tiene una magnitud de aproximadamente 5000 V. En

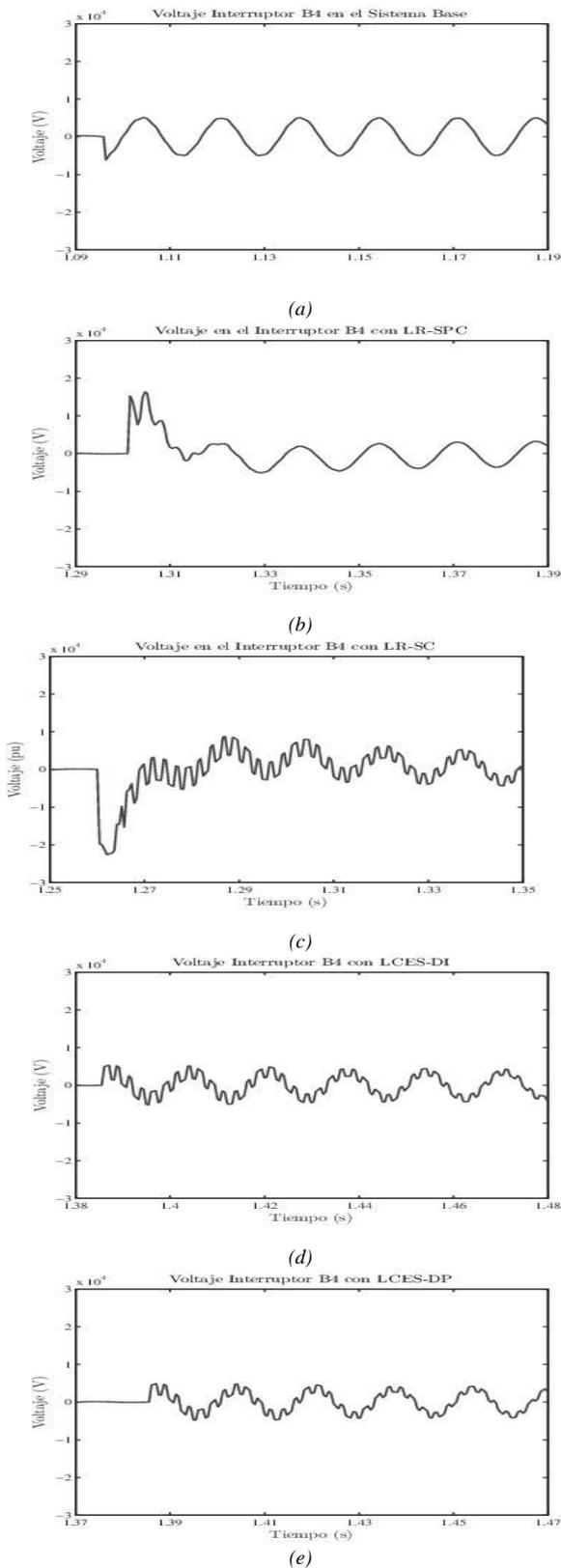


Fig. 11 TRV para (a) Sistema base, (b) Sistema con LCR-SPC, (c) Sistema con LCR-SC, (d) Sistema con LCES-DI, (e) Sistema con LCES-DP.

la Fig. 11(b), se muestra el transitorio que se presenta al utilizar el LCR-SPC, la presencia de este limitador provoca que el valor

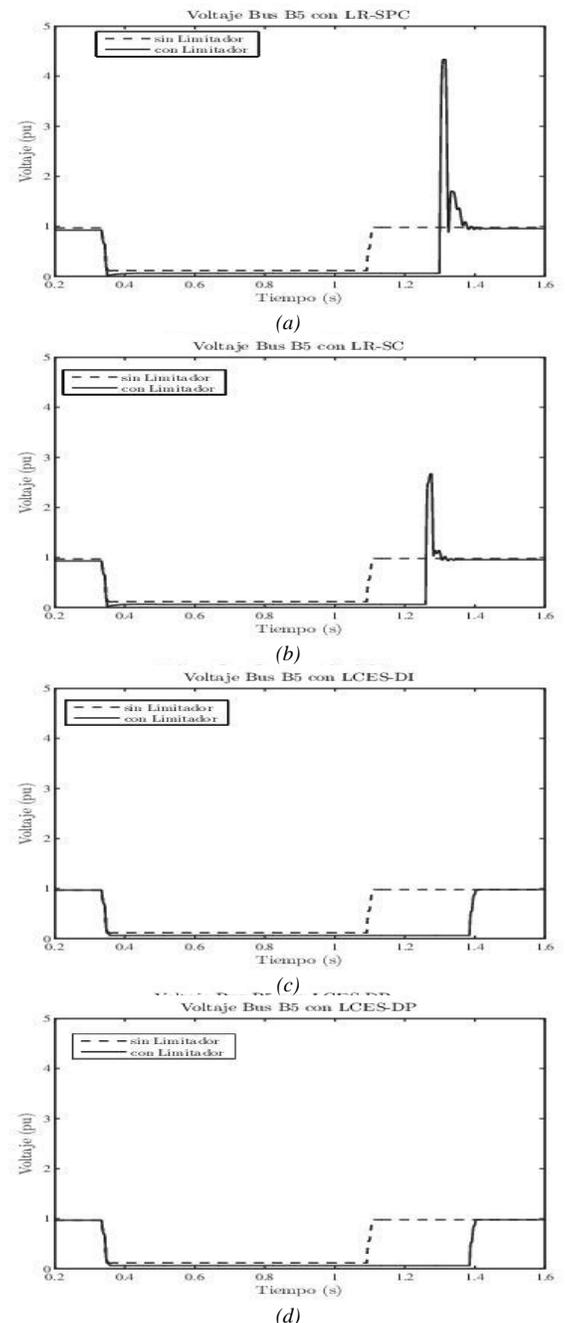


Fig. 12 Caída de voltaje en la línea (a) Sistema con LCR-SPC, (b) Sistema con LCR-SC, (c) Sistema con LCES-DI, (d) Sistema con LCES-DP.

del transitorio sea aproximadamente tres veces más de la magnitud cuando el sistema que no cuenta con limitador. En la Fig.11(c), se muestra el TRV del LCR-SC, el valor de la magnitud de la corriente de falla es aproximadamente igual que el LCR-SPC. Una ventaja de los limitadores LCR es que desde el primer ciclo que se presenta la falla, la magnitud de la corriente de corto circuito se atenúa considerablemente.

En Fig.11(d) y 11(e), se muestra el TRV que se presenta en las terminales del interruptor al utilizar los limitadores LCES, el comportamiento de la forma de onda en ambos limitadores y la deformación en la forma de onda que se tiene es debido a la operación de los tiristores cuando el sistema se encuentra en estado estable.

TABLA VII.
VALORES DE VOLTAJE Y CORRIENTE DEL SISTEMA CON LCRS

Sistema	Tiempo op. Interruptor (s)	Duración caída de tensión (s)
Sin Limitador	0.957	0.63
LCR-SPC	1.295	0.97
LCR-SC	1.260	0.93
LCES-DI	1.380	1.05
LCES-DP	1.380	1.05

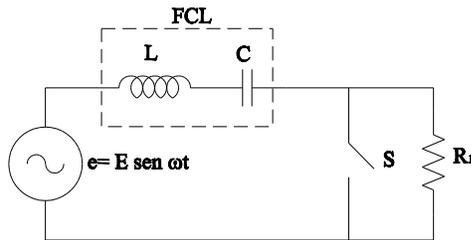


Fig. A1 Principio de operación de los LCR.

C. Caída de Tensión

En la Fig.12, se presentan las gráficas de caída de tensión en la línea de carga no fallada Bus B5, con el propósito de conocer la afectación que se tiene en alimentadores no fallados, se puede apreciar que aun teniendo un mismo ajuste de curva del relevador de sobrecorriente, como es el caso con los limitadores resonantes y cuya gráfica de caída de tensión se ve en la Fig. 12(a) y 12(b), y esto debido al tipo de limitador que se encuentra en el sistema y el tipo de configuración. No obstante, los LCES, tienen tiempos similares de respuesta como se aprecia en la Fig.12(c) y 12(d) a pesar de que la configuración de los limitadores no es la misma. El estudio del comportamiento del limitador nos ayuda determinar el grado de afectación que se tiene en las líneas de carga no falladas.

En la Tabla VII, se muestra el tiempo que le toma al interruptor operar y la duración de caída de tensión que se presenta en la línea de carga no fallada hasta el momento de liberar la falla, se puede apreciar el tiempo de operación del interruptor aumenta debido a la atenuación del valor de la corriente, y como consecuencia la duración de la caída de tensión aumenta de igual manera.

VI. CONCLUSIONES

Se realizó un estudio del impacto que presentan algunos limitadores de corriente de falla como una solución al incremento en los valores de la corriente de corto circuito en los sistemas de distribución. Los limitadores resonantes tienen una buena respuesta debido a la característica de suavizar la corriente de corto desde el primer ciclo en que se presenta. Sin embargo, una de sus desventajas es el transitorio de sobrevoltaje que se presenta en las terminales del interruptor al momento de liberar la falla, ya que dicho valor de sobrevoltaje está directamente relacionado con los valores del inductor y del capacitor del limitador. Los limitadores de estado sólido, están constituidos principalmente por elementos de electrónica de potencia como son los diodos, tiristores, entre otros, limitan el valor de la corriente de corto circuito después del segundo ciclo que se

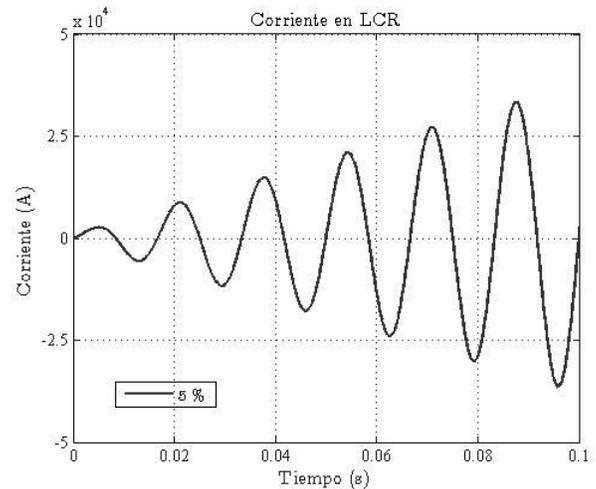


Fig. A2 Corriente de corto circuito del LCR-SPC.

presenta la falla. Mientras que, una de sus desventajas es la distorsión en la forma de onda de voltaje que se tiene cuando se limitó la falla a causa de la presencia de los diodos y tiristores que se encuentran operando cuando el sistema se encuentra en estado estable. Por lo que se puede concluir que los LCES atenúan de mejor manera la corriente de corto circuito sin presentar transitorios de gran magnitud en las terminales del interruptor.

APÉNDICE A

PRINCIPIO DE OPERACIÓN DEL LIMITADOR DE CORRIENTE RESONANTE LCR

La configuración de los LCR se muestra en la Fig.A.1.

En este circuito, la frecuencia de resonancia del circuito LC es ajustada a la frecuencia de la fuente de voltaje. Esto es, la frecuencia angular $\omega = 1/\sqrt{LC}$. Por lo tanto, en estado estable, el valor de impedancia del circuito resonante es cero y la corriente i es simplemente $i = 1/R_l$.

En caso de un corto circuito, el valor de la corriente se obtiene al resolverla ecuación diferencial A.1 [5].

$$L \frac{di}{dt} + \frac{1}{C} \int idt = E \text{sen} \omega t \quad (\text{A.1})$$

Asumiendo que la falla ocurre en el tiempo $t = 0$, el valor de la corriente está dado por A.2.

$$i = \frac{E}{R} \text{sen} \omega t + \frac{E}{2L} t \text{sen} \omega t \quad (\text{A.2})$$

Este resultado muestra que la corriente de corto circuito no se incrementa instantáneamente, pero la razón de cambio en su amplitud es gradual. Utilizando este fenómeno en el sistema de potencia como un limitador, se obtiene un incremento gradual de la corriente de falla en un corto circuito. Un ejemplo de la forma de onda de la corriente calculada se muestra en la Fig. A.2, donde

TABLA B.I.

DATOS DEL GENERADOR	
Parámetros	Valor
Voltaje (kV)	13.8
Frecuencia (Hz)	60.0
Potencia (MVA)	50.0

TABLA B.II.

DATOS DE LOS TRANSFORMADORES

Parámetros	Valor	
	Transformador I	Transformador II
Voltaje Primario (kV)	13.8	69.0
Voltaje Secundario (kV)	69.0	4.4
Potencia (MVA)	50.0	50.0

TABLA B.III.

DATOS DE LA LÍNEA DE DISTRIBUCIÓN

Parámetros	Valor
Longitud (km)	10.0
Resistencia Secuencia Positiva/Negativa (Ω/km)	0.084/0.313
Inductancia Secuencia Positiva/Negativa (H/km)	0.555e-3/3.2e-3
Capacitancia Secuencia Positiva/Negativa (F/km)	6.33e-9/5.01e-9

TABLA C.I.

CONSTANTES Y EXPONENTES DEL RELEVADOR DE SOBRECORRIENTE

Característica	A	B	p
Moderadamente inversa	0.0515	0.1140	0.02
Muy inversa	19.61	0.491	2.00
Extremadamente inversa	28.2	0.1217	2.00

se aprecia un “suavizado” del transitorio de corto circuito, lo cual puede ser de gran utilidad para reducir los disturbios en el sistema de distribución.

APÉNDICE B SISTEMA DE PRUEBA

Los valores de los elementos utilizados en el sistema de distribución se detallan a continuación.

APÉNDICE C RELEVADOR DE SOBRECORRIENTE

A. Características de las Curvas Tiempo-Corriente del Relevador de Sobrecorriente

Las constantes y exponentes de la Tabla C.I, son utilizados en (C.1), donde se definen las características del tipo de curva de la estándar a utilizar como la curva Moderadamente inversa, Muy inversa y Extremadamente inversa [24].

B. Tiempos de Operación dl Relevador de Sobrecorriente

Considerando los resultados generados por la red, se debe realizar un análisis de los tiempos de operación y coordinación de los relevadores de sobrecorriente. Los tiempos de operación se pueden calcular mediante la expresión matemática de las curvas características del relevador. La expresión matemática característica dada por la ANSI/IEEE [24] es:

$$t(I) = \frac{A}{M^p - 1} + B \quad (\text{C.1})$$

donde:

$t(I)$ tiempo de disparo (s)

M I_{input} / I_{pickup}

I_{input} corriente de entrada

I_{pickup} corriente de arranque

A, B, p constantes dependiendo del tipo de curva seleccionada

REFERENCIAS

- [1] H. Javadi, “Fault Current Limiter Using a Series Impedance Combined With Bus Sectionalizing Circuit Breaker,” *International Journal of Electrical Power & Energy Systems*, vol. 33, no. 3, pp. 731–736, Mar. 2011.
- [2] Q. Li, H. Liu, J. Lou, and L. Zou, “Impact Research of Inductive FCL on the Rate of Rise of Recovery Voltage with Circuit Breakers,” *IEEE Transactions on Power Delivery*, vol. 23, no. 4, pp. 1978–1985, Oct. 2008.
- [3] S. B. Naderi, M. Jafari, and M. Tarafdar Hagh, “Parallel-Resonance-Type Fault Current Limiter,” *IEEE Transactions on Industrial Electronics*, vol. 60, no. 7, pp. 2538–2546, Jul. 2013.
- [4] J. Kumara, A. Atputharajah, J. Ekanayake, and F. Mumford, “Over Current Protection Coordination of Distribution Networks with Fault Current Limiters,” in *2006 IEEE Power Engineering Society General Meeting*. IEEE, 2006, p. 8.
- [5] H. Arai, M. Inaba, T. Ishigohka, H. Tanaka, K. Arai, M. Furuse, and M. Umeda, “Fundamental Characteristics of Superconducting Fault Current Limiter Using LC Resonance Circuit,” *IEEE Transactions on Applied Superconductivity*, vol. 16, no. 2, pp. 642–645, Jun. 2006.
- [6] W. Fei and Y. Zhang, “A Novel IGCT-Based Half-controlled Bridge Type Fault Current Limiter,” *2006 CES/IEEE 5th International Power Electronics and Motion Control Conference*, pp. 1–5, 2006.
- [7] M. Hannan and A. Mohamed, “Performance Evaluation of Solid State Fault Current Limiters in Electric Distribution System,” in *Proceedings. Student Conference on Research and Development, 2003. SCORED 2003*. IEEE, 2003, pp. 245–250.
- [8] X. Zhang and P. Liu, “The Research of Resonant Fault Current Limiter Based on Electromagnetic Transient Simulation,” *IEEE PES Innovative Smart Grid Technologies*, pp. 1–4, May 2012.
- [9] M. Salama, H. Temraz, A. Chikhani, and M. Bayoumi, “Fault-Current Limiter with Thyristor-Controlled Impedance,” *IEEE Transactions on Power Delivery*, vol. 8, no. 3, pp. 1518–1528, Jul. 1993.
- [10] J. Teng and C. Lu, “Optimum Fault Current Limiter Placement with Search Space Reduction Technique,” *IET Generation, Transmission & Distribution*, vol. 4, no. 4, p. 485, Oct. 2010.
- [11] G. Chen, D. Jiang, Z. Lu, and Z. Wu, “Simulation Study on A New Solid State Fault Current Limiter for High-Voltage Power Systems,” in *2004 IEEE International Conference on Electric Utility Deregulation, Restructuring and Power Technologies. Proceedings*, vol. 1, no. April. IEEE, 2004, pp. 156–160.
- [12] M. Ahmed, “Comparison of the Performance of Two Solid State Fault Current Limiters in the Distribution Network,” *4th IET International Conference on Power Electronics, Machines and Drives (PEMD 2008)*, pp. 772–776, 2008.
- [13] W. G. A3.23, *Application and Feasibility of Fault Current Limiters in Power Systems*. CIGRE, 2012, no. June.
- [14] G. Chen, D. Jiang, Z. Lu, and Z. Wu, “A New Proposal for Solid State Fault Current Limiter and Its Control Strategies,” in *IEEE Power Engineering Society General Meeting, 2004*, vol. 2. IEEE, 2004, pp. 1468–1473.
- [15] S. Orpe and N.-K. C. Nair, “State of Art of Fault Current Limiters and their Impact on Overcurrent Protection,” in *2009 IEEE Power & Energy Society General Meeting*. IEEE, Jul. 2009, pp. 1–5.
- [16] W. G. A3.16, *Guideline of the Impacts of Fault Current Limiting Devices on Protection Systems*. CIGRE, 2008, no. February.
- [17] S. Zissu and D. Shein, “The Influence of Fault Current Limiting in Power Systems on Transient Recovery Voltage,” in *Proceedings of 19th*

Convention of Electrical and Electronics Engineers in Israel. IEEE, 1996, pp. 479–482.

- [18] F. Tosato and S. Quaia, “Reducing Voltage Sags Through Fault Current Limitation,” *IEEE Transactions on Power Delivery*, vol. 16, no. 1, pp. 12–17, Jan. 2001.
- [19] S. Henry and T. Baldwin, “Improvement of Power Quality by Means of Fault Current Limitation,” in *Proceedings of the Thirty-Sixth Southeastern Symposium on System Theory, 2004*. IEEE, 2004, pp. 280–284.
- [20] C. Chang and P. Loh, “Designs Synthesis of Resonant Fault Current Limiter for Voltage Sag Mitigation and Current Limitation,” in *2000 IEEE Power Engineering Society Winter Meeting. Conference Proceedings (Cat. No.00CH37077)*, vol. 4, no. c. IEEE, 2000, pp. 2482–2487.
- [21] Y. Hoseynpoor, T. Pirzadehashraf, S. Sajedi, and T. Karimi, “Evaluation of Fault Current Limiter Effects on Distribution Power System Quality Enhancement,” *Australian Journal of Basic and Applied Sciences*, vol. 5, no. 6, pp. 1435–1442, 2011.
- [22] A. Neumann, “Application of fault current limiters,” Department of Business Enterprise & Regulatory Reform, Tech. Rep., 2007.
- [23] M. A. B. M. Ariff, “The Impact of Fault Current Limiter in Power System,” Master in Engineering, University Teknologi Malaysia, 2009.
- [24] IEEE Std C37.112-1996, “IEEE Standard Inverse-Time Characteristic Equations for Overcurrent Relays,” in *Power System Relaying Committee of the IEE Power Engineering Society*. The Institute of Electrical and Electronics Engineers, Inc., Sep. 1996.



(UANL).

Fernández H. Erika Nació en Cuernavaca, Morelos, México en 1979. Se graduó como Ingeniero Eléctrico en la Universidad Autónoma de Morelos en 2005 y obtuvo el grado de Maestro en Ingeniería y Ciencias Aplicadas en Febrero de 2008, en el Centro de Investigación en Ingeniería y Ciencias Aplicadas de la Universidad Autónoma del Estado de Morelos. Actualmente es estudiante de Doctorado en Ingeniería Eléctrica en el Programa Doctoral de Ingeniería Eléctrica en la Universidad Autónoma de Nuevo León



Autónoma de Nuevo León.

Conde E. Arturo Nació en Naucalpan de Juárez, Edo. de México en 1971. Se graduó de Ingeniero Mecánico Electricista en la Universidad Veracruzana en 1993. Obtuvo la Maestría en Ciencias de la Ingeniería Eléctrica y el grado de Doctor en Ingeniería Eléctrica en la Universidad Autónoma de Nuevo León en 1996 y 2002 respectivamente. Actualmente se desempeña como Profesor Investigador del Programa de Posgrado en Ingeniería Eléctrica de la Facultad de Ingeniería Mecánica y Eléctrica de la Universidad

Convertidor Elevador Multinivel para Aplicaciones en Celdas de Combustible

Sánchez H. Víctor M., Chan P. Freddy I., Torres M. Emmanuel, Acosta O. Roberto, Toral C. Homero, Valderrabano A., Ramírez A. Juan M.

Multilevel boost converter for fuel cell applications

Abstract— The Fuel Cells (FCs) technology is one of the most promising options of alternative energy sources due to its high efficiency, extremely low indexes of polluting emissions and high power density. FCs can be an ecological solution to the issue of portable power sources. However, without considering the high costs of this technology; there are some technological challenges to solve yet. One of them concerns to the output voltage generated by a fuel cell which has a low value so that it has to be elevated in order to feed electrical loads. To solve this issue, power converter topologies based on power transformers are used. However, power transformers increase the cost and size of the power converters. This work proposes a novel topology of a high gain power converter without power transformer. Moreover, the input current of the proposed converter has a low current ripple which contributes to increase the Fuel Cell lifetime as well as exhibits a high efficiency of energy conversion too. Simulation results for a 250 W converter are shown in this work.

Keywords— Fuel cell, multilevel converter, renewable energy.

Resumen— La tecnología de celdas de combustible (FCs) es una de las opciones de las fuentes de energía alterna más prometedoras debido a su alta eficiencia, bajos índices de emisiones contaminantes y alta densidad de potencia. Las FCs pueden ser una solución ecológica al tema de fuentes de energía portables. Sin embargo, sin tomar los altos costo de esta tecnología; hay algunos retos técnicos por solucionar aún. Uno de ellos se refiere al voltaje de salida generado por una celda de combustible, el cual tiene un valor pequeño por lo que tiene que ser amplificado para alimentar cargas eléctricas. Para solucionar esta problemática se utilizan topologías de convertidores de potencia basados en transformadores de potencia. Sin embargo, los transformadores de potencia

Manuscrito recibido el 13 de Octubre de 2014.

Dr. Víctor Sánchez H. Chan hasta la fecha se ha desempeñado como Profesor Investigador del Departamento de Ciencias e Ingeniería, Universidad de Quintana Roo, Chetumal, Q. Roo., México. E-mail: vsanchez@uqroo.mx

Dr. Freddy Chan hasta la fecha se ha desempeñado como Profesor Investigador del Departamento de Ciencias e Ingeniería, Universidad de Quintana Roo, Chetumal, Q. Roo., México. E-mail: freddy@uqroo.mx

Dr. Homero Toral hasta la fecha se ha desempeñado como Profesor Investigador del Departamento de Ciencias e Ingeniería, Universidad de Quintana Roo, Chetumal, Q. Roo., México. E-mail: htoral@uqroo.mx

MES Roberto Acosta hasta la fecha se ha desempeñado como Profesor Investigador del Departamento de Ciencias e Ingeniería, UQROO.

M.C. Emmanuel Torres hasta la fecha se ha desempeñado como Profesor Investigador del Departamento de Ciencias e Ingeniería, Universidad de Quintana Roo, Chetumal, Q. Roo, México. E-mail: etorres@uqroo.mx

Dr. Antonio Valderrabano hasta la fecha se ha desempeñado como Profesor Investigador del Departamento de Ingenierías, Universidad Panamericana, Guadalajara, Jalisco, México. E-mail: antonio.valderrabano@inbox.com

Dr. Juan M. Ramírez hasta la fecha se ha desempeñado como Profesor Investigador CINVESTAV-GDL, Guadalajara, Jalisco, México.

E-mail: jramirez@gdl.cinvestav.mx

incrementan el costo y tamaño de los convertidores de potencia. Este trabajo propone una nueva topología de un convertidor de potencia con alta ganancia, sin transformador de potencia. Además, la corriente de entrada del convertidor de propuesto tiene un rizado bajo que contribuye a incrementar el tiempo de vida de las celdas de combustible así como también presenta una alta eficiencia de conversión. Los resultados de simulación para un convertidor de 250 W son mostrados en este trabajo.

Palabras clave— Celda de combustible, convertidor multinivel, energía renovable.

I. INTRODUCCIÓN

Los principales retos en el diseño de un sistema de acondicionamiento de energía para una celda de combustible son el de proporcionar una ganancia alta de tensión y una corriente de entrada con bajo nivel de rizado.

La tensión de CD producida por una celda de combustible varía entre 50-100% de su valor nominal, además de que es de un valor bajo. Generalmente, se emplean convertidores elevadores basados en transformadores de alta frecuencia para proporcionar la ganancia de tensión requerida. Sin embargo, el uso de transformadores de CD-CD incrementa el tamaño y costo del convertidor [1]. Por otra parte, demandar a la celda de combustible una corriente con un rizado importante produce un envejecimiento acelerado de sus electrodos [2]. Comúnmente, se utilizan topologías de convertidores elevadores con inductor a la entrada para reducir el rizado de corriente demandado a la celda de combustible. El valor del inductor de entrada establece un compromiso entre el rizado de corriente y la respuesta dinámica del convertidor.

Para solucionar esta problemática, en este trabajo se propone una nueva topología de convertidor CD-CD de alta ganancia de tensión y bajo nivel de rizado en la corriente de entrada. El convertidor propuesto integra un convertidor elevador entrelazado en su etapa de entrada, acoplado con una etapa multiplicadora de tensión basada en un convertidor multinivel.

El convertidor elevador entrelazado de entrada consiste de dos convertidores elevadores en paralelo que reducen los esfuerzos de corriente en los interruptores de cada convertidor. Para lograr una distribución uniforme de la corriente en los convertidores entrelazados, generalmente se emplea un lazo de corriente en cada fase, ya que una pequeña variación del ciclo de trabajo en alguno de los convertidores produce una distribución desequilibrada de la corriente de entrada [3]. En el convertidor

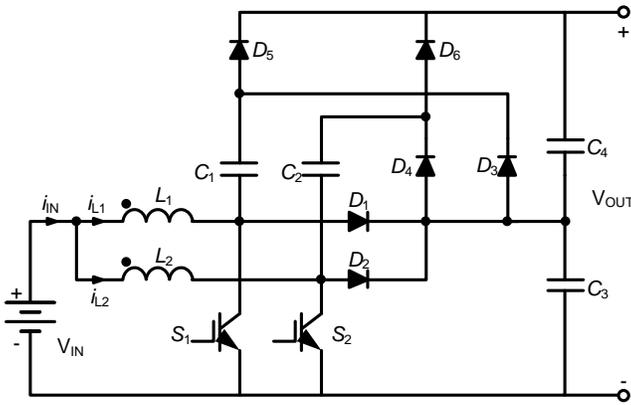


Fig. 1 Convertidor elevador multinivel.

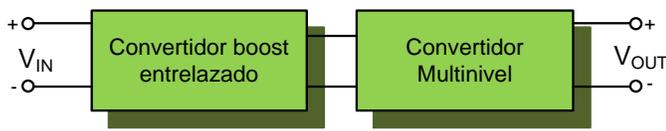


Fig. 2 Diagrama a bloques del convertidor elevador multinivel.

propuesto, los convertidores elevadores operan en modo de conducción discontinua (MCD) con sus inductores acoplados, con lo que se logra una distribución uniforme de la corriente de entrada, sin necesidad de un lazo de control para ello [4].

La etapa multinivel proporciona una ganancia adicional que multiplica la ganancia obtenida por la etapa de entrada. El convertidor multinivel permite obtener ganancia alta de la tensión de salida, con bajos esfuerzos de tensión en los interruptores. El convertidor multinivel está basado en la configuración de un multiplicador de tensión multinivel. Ésta configuración permite multiplicar la tensión y mantener en balance la tensión en los capacitores de salida del convertidor.

Adicionalmente, el convertidor multinivel proporciona las siguientes ventajas: (i) baja emisión de ruido electromagnético, (ii) alta eficiencia, (iii) no emplea elementos magnéticos [5].

El artículo está organizado de la siguiente forma. En la sección II se describe la topología de potencia y las etapas del convertidor propuesto. En la sección III se explica el principio de operación del convertidor de alta ganancia. En la sección IV se muestra un ejemplo de diseño del convertidor. En la sección V se presentan los resultados de simulación, y finalmente en la sección VI se presentan las conclusiones de este trabajo.

II. TOPOLOGÍA DEL CONVERTIDOR MULTINIVEL

La topología del convertidor elevador multinivel se ilustra en la Figura 1.

El convertidor está constituido por dos convertidores CD-CD en cascada, como se describe en el diagrama a bloques que se muestra en la Figura 2.

La operación del convertidor propuesto se explica analizando los dos convertidores separadamente, para después establecer sus relaciones de entrada-salida.

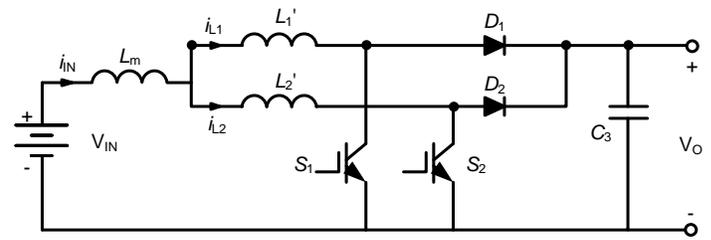


Fig. 3 Circuito equivalente del convertidor elevador entrelazado.

A. Convertidor elevador entrelazado

El objetivo del convertidor elevador entrelazado es proporcionar una ganancia de tensión inicial y demandar una corriente de entrada con mínimo rizado a la fuente de entrada (celda de combustible). Para ello, la corriente de entrada es dividida entre los dos convertidores elevadores entrelazados y acoplados magnéticamente. El acoplamiento magnético de los inductores de entrada permite la distribución uniforme de la corriente de entrada, a pesar de que exista alguna variación del ciclo de trabajo de uno de los convertidores. Los inductores acoplados se pueden representar por un circuito equivalente de tres inductores desacoplados, Figura 3.

La relación de los inductores acoplados está descrita por las siguientes ecuaciones:

$$L_1' = L_1 - L_m \quad (1)$$

$$L_2' = L_2 - L_m \quad (2)$$

$$L_m = k\sqrt{L_1 L_2} \quad (3)$$

donde L_1 y L_2 son los valores de las inductancias, k es el coeficiente de acoplamiento, L_1' y L_2' son la inductancia de dispersión de los dos inductores en el circuito equivalente, y L_m la inductancia mutua.

La operación del convertidor elevador entrelazado consta de seis intervalos de tiempo, los cuales se describen a continuación. La Figura 4 exhibe los circuitos equivalentes del convertidor en cada uno de los intervalos.

1) Intervalo $t_0 - t_1$, Fig. 4(a)

En el instante t_0 se asume que la energía remanente en L_2' , adquirida en el ciclo de conmutación anterior, mantiene en conducción a D_2 . En el instante t_0 el interruptor S_1 se cierra, lo que ocasiona que la corriente en el inductor L_1' comience a crecer y que la corriente en L_2' disminuya con una relación aproximada descrita por (4).

$$\frac{di_{L_2}}{dt} = \frac{-V_0}{L_1 + L_2} \quad (4)$$

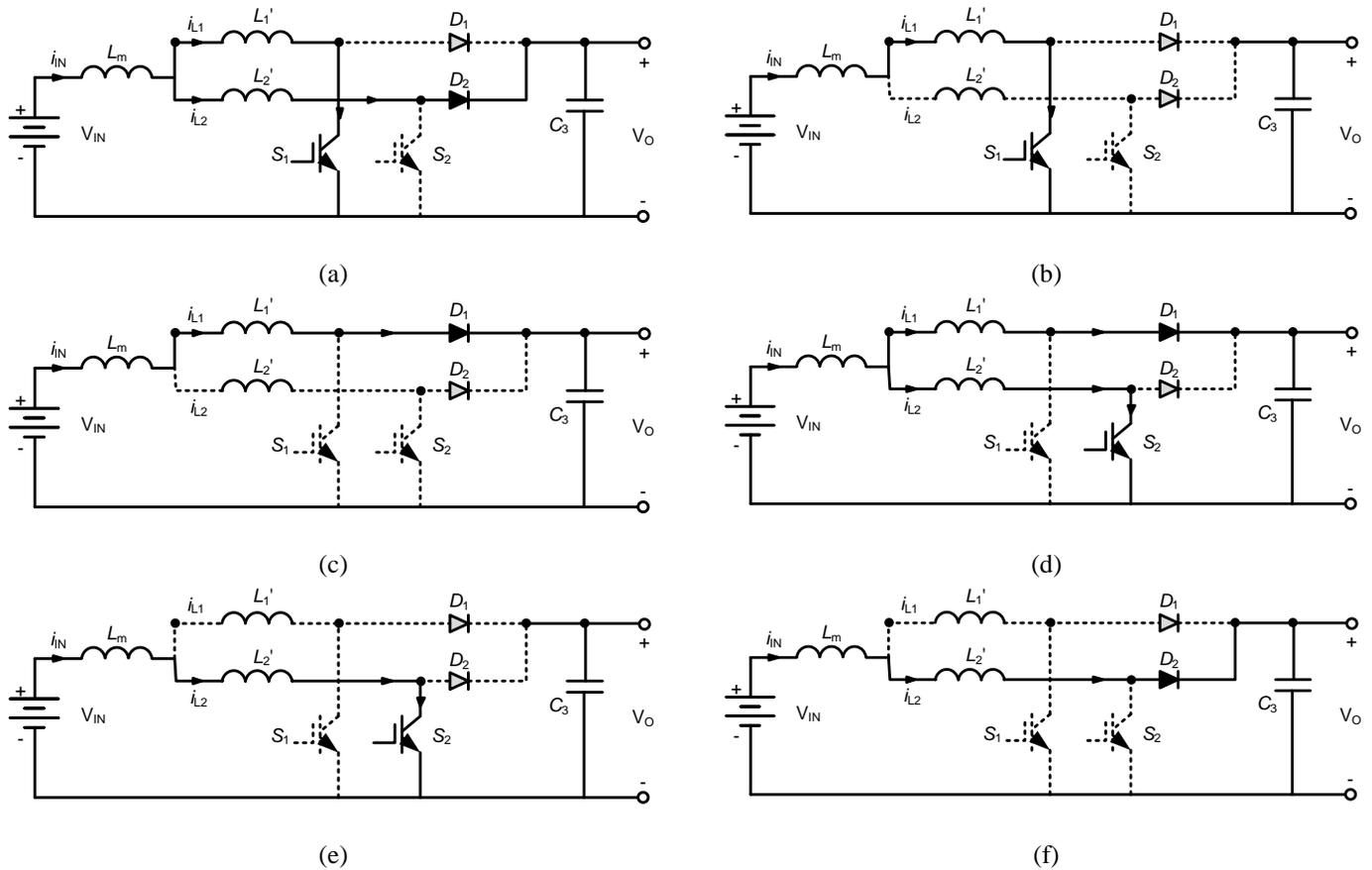


Fig. 4 Operación del convertidor elevador entrelazado de entrada. (a) Intervalo $t_0 - t_1$. (b) Intervalo $t_1 - t_2$. (c) Intervalo $t_2 - t_3$. (d) Intervalo $t_3 - t_4$. (e) Intervalo $t_4 - t_5$. (f) Intervalo $t_5 - t_6$.

2) Intervalo $t_1 - t_2$, Figura 4(b)

En el instante t_1 , la corriente i_{L2} cae a cero, mientras que i_{L1} sigue creciendo con una razón de crecimiento dada por (5).

$$\frac{di_{L1}}{dt} = \frac{V_{IN}}{L_1 + L_m} \quad (5)$$

3) Intervalo $t_2 - t_3$, Figura 4(c)

En t_2 , S_1 se abre. La energía almacenada en el inductor L_1 es transferida hacia el capacitor de salida a través de D_1 . La corriente i_{L1} comienza a decrecer con una razón de cambio determinada por (6):

$$\frac{di_{L1}}{dt} = \frac{-(V_o - V_{IN})}{L_1} \quad (6)$$

4) Intervalo $t_3 - t_4$, Figura 4(d)

En este intervalo, S_2 se cierra en el tiempo t_3 . La corriente en el inductor L_2' comienza a crecer, mientras que L_1' continúa descargándose con una razón de cambio dada por (7):

$$\frac{di_{L1}}{dt} = \frac{-V_o}{L_1 + L_2} \quad (7)$$

5) Intervalo $t_4 - t_5$, Figura 4(e)

En el instante t_4 , la corriente i_{L1} llega a cero, e i_{L2} sigue creciendo con una razón de crecimiento dada por (8):

$$\frac{di_{L2}}{dt} = \frac{V_{IN}}{L_2 + L_m} \quad (8)$$

6) Intervalo $t_5 - t_6$, Figura 4(f)

En t_5 , S_2 se abre y el inductor L_2' comienza a descargarse. La razón de descarga en i_{L2}' se expresa mediante (9):

$$\frac{di_{L2}}{dt} = \frac{-(V_o - V_{IN})}{L_2} \quad (9)$$

La Figura 5 muestra las principales formas de onda del convertidor elevador entrelazado.

Para obtener la expresión del voltaje de salida del convertidor elevador entrelazado se asumen pérdidas despreciables en el convertidor, por lo que la potencia de entrada P_i es igual a su potencia de salida P_o .

$$P_i = P_o \quad (10)$$

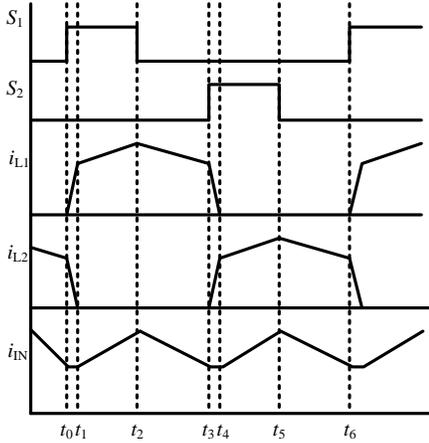


Fig. 5 Formas de onda del convertidor elevador entrelazado.

$$V_i(I_1 + I_2) = \frac{V_o^2}{R_L} \quad (11)$$

Asimismo, se asume que

$$D_1 = D \quad (12)$$

$$D_2 = D + \Delta D \quad (13)$$

$$L_1 = L_2 = L \quad (14)$$

De esta forma el voltaje de salida está dado por (15) y (16).

$$V_o = \frac{[1 + 2(1-k)(0.5+D)(A)] + \sqrt{[1 + 2(1-k)(0.5+D)(A)]^2 - 4(1-k)(1-\Delta D)\left[\frac{4L(1-k)}{R_L T}\right] + A}}{2\left[\frac{4L(1-k)}{R_L T} + A\right]} V_{IN} \quad (15)$$

donde:

$$A = 1 - 2D - \Delta D \quad (16)$$

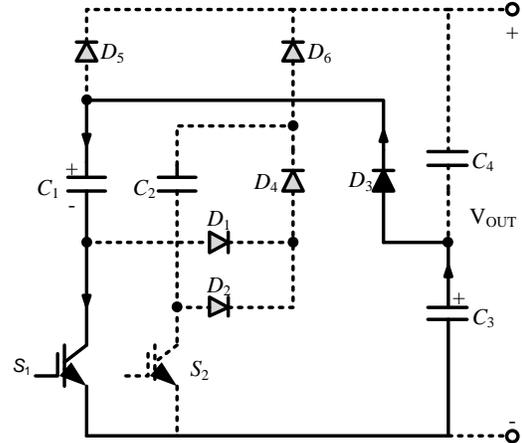
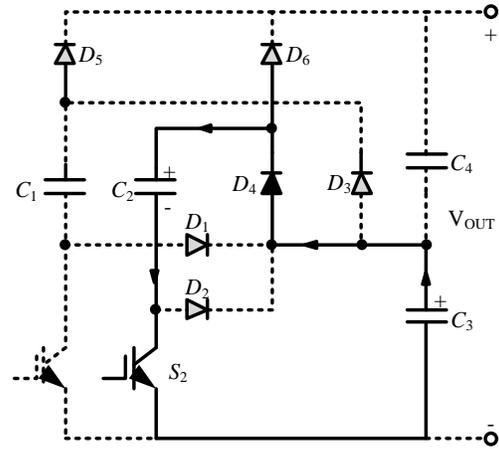
B. Convertidor multinivel

El principio básico de operación del convertidor multinivel depende de los estados de conducción de los interruptores S_1 y S_2 de la etapa de entrada. Básicamente, consiste en la transferencia de energía hacia el capacitor C_4 mediante los capacitores C_1 y C_2 . La tensión de salida se duplica debido a la suma de las tensiones de los capacitores C_3 y C_4 .

En los intervalos $t_0 - t_1$ y $t_1 - t_2$, cuando S_1 conduce, el capacitor C_1 se carga a la tensión de C_3 . De esta forma, despreciando la caída de tensión del diodo D_3 resulta:

$$v_{C1} = v_{C3} \quad (17)$$

La Figura 6 muestra el proceso de carga de C_1 desde C_3 . De igual forma, en los intervalos $t_3 - t_4$ y $t_4 - t_5$, que corresponde al tiempo de cierre de S_2 , el capacitor C_2 se carga desde C_3 a la tensión de salida del convertidor elevador como se muestra en la Figura 7.

Fig. 6 Configuración de la etapa multinivel cuando S_1 conduce.Fig. 7 Configuración de la etapa multinivel cuando S_2 conduce.

La tensión en C_2 está determinada por (18), donde se ha despreciado la caída de tensión en D_4 .

$$v_{C2} = v_{C3} \quad (18)$$

La carga de C_4 se realiza en los intervalos de tiempo en los que L_1 y L_2 se están descargando por la apertura de S_1 y S_2 , respectivamente, como se explica en la siguiente sección.

III. CONVERTIDOR ELEVADOR MULTINIVEL

El convertidor propuesto integra el convertidor elevador entrelazado y el convertidor multinivel para obtener una ganancia de tensión alta. La combinación apropiada de la operación conjunta de los convertidores individuales permite cumplir con los objetivos de diseño originalmente planteados. La tensión de salida es la suma de las tensiones de los capacitores C_3 y C_4 . El capacitor C_4 es cargado durante los intervalos de tiempo de descarga de L_1 y L_2 , respectivamente, Fig. 8.

De esta forma, la tensión de salida del convertidor elevador multinivel se obtiene con base en (15), al multiplicar la tensión de salida del convertidor elevador entrelazado y del convertidor multinivel, como se expresa en (19).

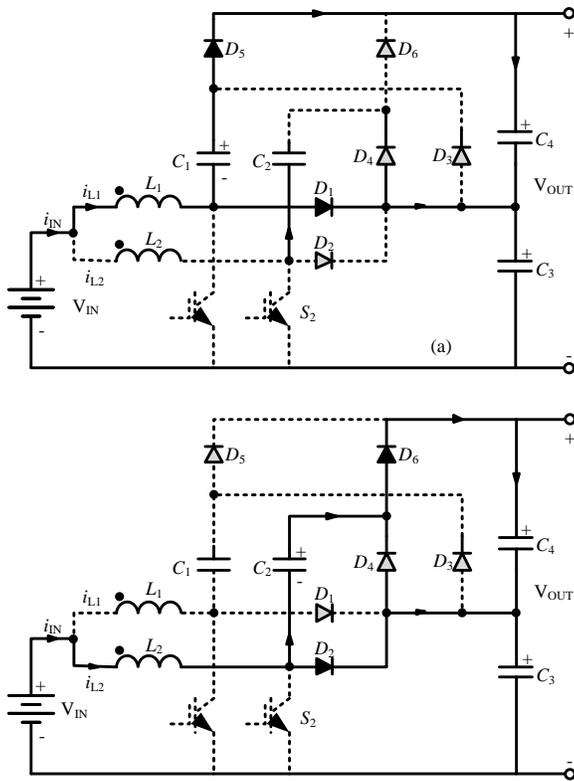


Fig. 8 (a) Carga de C_4 desde L_1 . (b) Carga de C_4 desde L_2 .

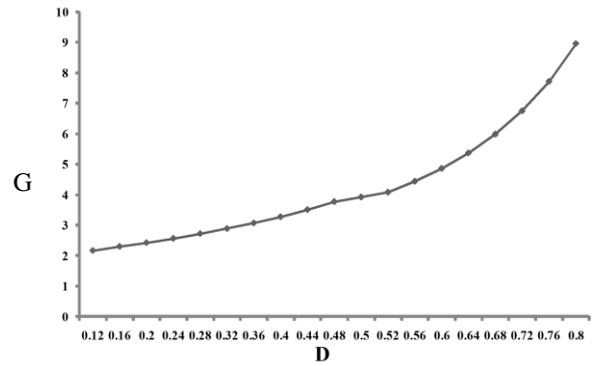


Fig. 9 Ganancia estimada del convertidor propuesto.

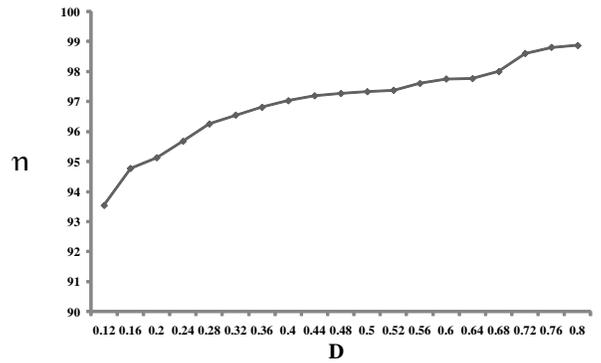


Fig. 10 Eficiencia estimada del convertidor propuesto.

COMPARACIÓN DE LAS CARACTERÍSTICA DEL CONVERTIDOR PROPUESTO Y UN CONVERTIDOR ELEVADOR CONVENCIONAL

	CONVERTIDOR ELEVADOR CONVENCIONAL EN MCC	CONVERTIDOR PROPUESTO
Corriente RMS en el inductor de entrada	Normalizado a 1	0.707
Elementos magnéticos	1 devanado	2 devanados
Rizado del voltaje de salida	Grande	Pequeño
Número de interruptores	1	2
Número de diodos	1	6
Corriente promedio en los interruptores	Normalizado a 1	0.5
Corriente promedio en los diodos	Normalizado a 1	0.5
Ganancia	Normalizado a 1	≈ 2

$$V_{OUT} = 2 * V_{IN} \tag{19}$$

La Fig. 10 muestra la eficiencia del convertidor propuesto estimada mediante simulación con respecto al ciclo de trabajo del mismo. En la simulación se ha considerado una resistencia en los inductores de 10 mΩ y una resistencia de encendido de 50 mΩ en los interruptores

La Tabla I muestra una comparación de las características del convertidor propuesto con respecto a un convertidor elevador convencional.

IV. EJEMPLO DE DISEÑO

Al igual que en el caso de un convertidor elevador convencional, se recomienda que el inicio del diseño del convertidor considere un ciclo de trabajo del 50% para un punto de operación determinado, ya que alrededor de este valor la ganancia del convertidor se comporta casi linealmente. Partiendo de este supuesto y de acuerdo con la Figura 9, la ganancia del

convertidor propuesto para un ciclo de trabajo del 50% es de 4. De acuerdo con (19), la etapa multinivel del convertidor propuesto contribuye con el doble de ganancia de la tensión que le aporta el convertidor elevador entrelazado, por lo que la ganancia que este último debe proporcionar es 2.

El convertidor elevador multinivel se comporta de la misma forma que un convertidor elevador convencional, por lo que el inductor de entrada se calcula a partir de (20).

$$L_1 = L_2 = \frac{D * V_0}{2 * f_{sw} * \Delta I} \tag{20}$$

donde f_{sw} es la frecuencia de conmutación de los interruptores, y ΔI es el rizado de corriente demandado a la fuente de tensión de entrada. Supongamos que se requiere que el convertidor propuesto en este trabajo eleve de 30 VCD a 120 VCD y maneje una potencia de 250 W. Si se considera un rizado de corriente a la entrada del convertidor del 10% de la corriente promedio de entrada, entonces $L_1 = L_2 = 75 \mu H$.

TABLA II.
PARÁMETROS DEL CONVERTIDOR

Parámetro	
Voltaje de entrada (V_{IN})	30 VCD
Inductor de entrada ($L = L_1 = L_2$)	75 μ H
Factor de acoplamiento (k)	0.95
$C_1 = C_2 = C_3 = C_4$	20 μ F
Resistencia de carga (R_L)	57.6 Ω
Frecuencia de conmutación (f_{sw})	100 kHz

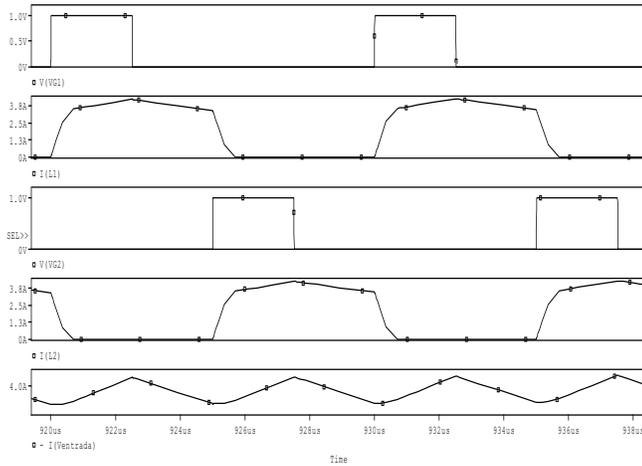


Fig. 11 Resultados de simulación del convertidor propuesto para el caso en que los ciclos de trabajo de S_1 y S_2 son iguales.

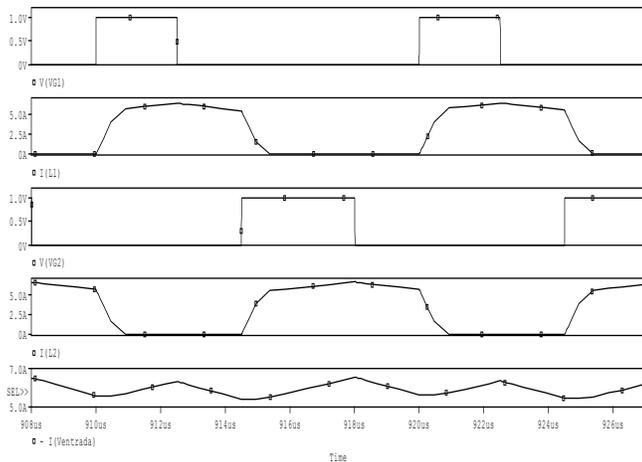


Fig. 12 Resultados de simulación del convertidor propuesto para el caso en que hay una diferencia del 40% en los ciclos de trabajo de S_1 y S_2 .

El valor de los capacitores C_1 – C_4 se obtiene a partir de (21).

$$C = \frac{I_{IN} * (1-D) * D}{f_{sw} * \Delta v_O} \quad (21)$$

donde I_{IN} es la corriente promedio de entrada y Δv_O es el rizado de tensión del voltaje de salida. Para un rizado de la tensión de salida menor a 1 % tenemos que el valor de los capacitores es de 20 μ F.

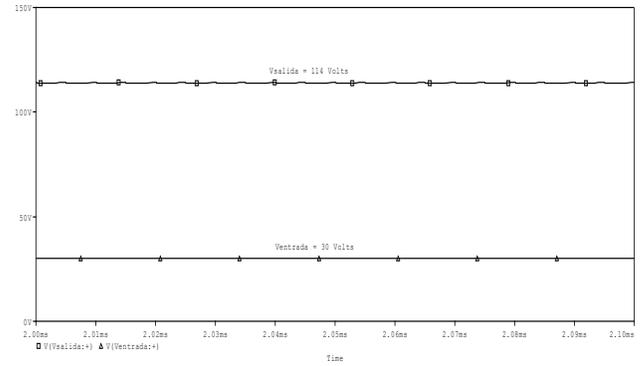


Fig. 13 Tensión de entrada y de salida del convertidor propuesto.

V. RESULTADOS DE SIMULACIÓN

Se presentan los resultados de simulación de un convertidor elevador multinivel de 250 W. La simulación del convertidor se realizó en Pspice. Se utilizaron interruptores con una resistencia de encendido de 50 m Ω y diodos ideales. La Tabla II muestra los parámetros de simulación.

La Fig. 11 ilustra los resultados de simulación en el caso en que los ciclos de trabajo en ambas fases son igual ($D = D_1 = D_2 = 0.25$).

Las formas de onda de la Figura 11 indican que la corriente de entrada se distribuye uniformemente entre cada una de las fases. Aun cuando cada una de las fases opera en MCD (I_{L1} , I_{L2}), a la fuente de entrada se le demanda una corriente continua del doble de la frecuencia de conmutación f_{sw} de los interruptores S_1 y S_2 . El rizado de corriente se mantiene dentro del rango de diseño.

La Figura 12 ilustra los resultados de simulación en el caso de existir una diferencia del 40% entre los ciclos de trabajo de S_1 y S_2 .

Como se observa en la Figura 12, aun cuando existe una diferencia importante en los ciclos de trabajo de los interruptores de cada fase, el convertidor propuesto sigue operando en MCC. Por otra parte, la diferencia entre los valores promedio de las corrientes en los inductores es de 1.5%, aun con una diferencia del 40% en el ciclo de trabajo de los interruptores.

La Figura 13 muestra la tensión de salida para el caso en que los ciclos de trabajo de S_1 y S_2 son iguales a 0.25.

Como se observa en la Figura 13, la ganancia de la tensión de salida es casi cuatro veces la tensión de entrada. La ganancia en un convertidor elevador de una sola etapa con un ciclo de trabajo de 0.25 sería de forma teórica 1.33. Esto demuestra que el convertidor propuesto presenta una ganancia superior al convertidor elevador de una sola etapa.

Con la finalidad de evaluar mediante simulación el desempeño del convertidor elevador multinivel se presenta la simulación del convertidor propuesto con una celda de combustible. La simulación se ha desarrollado en simulink® utilizando el modelo simplificado de la celda de combustible tipo PEM de 1.26 kW y 24 volts de salida, como se muestra en la Figura 14.

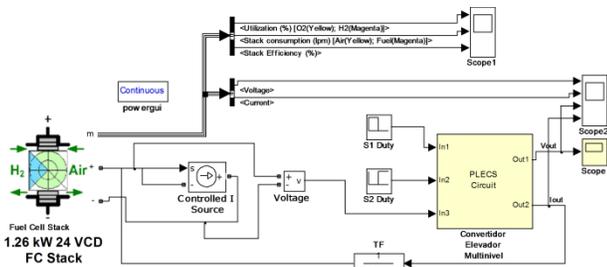


Fig. 14 Modelo de simulación del convertidor elevador multinivel y una celda de combustible tipo PEM.

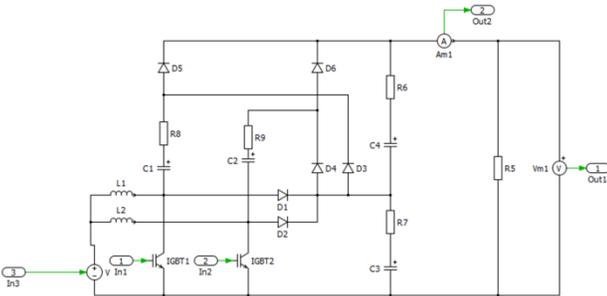


Fig. 15 Circuito del convertidor elevador multinivel implementado en PLECS®.

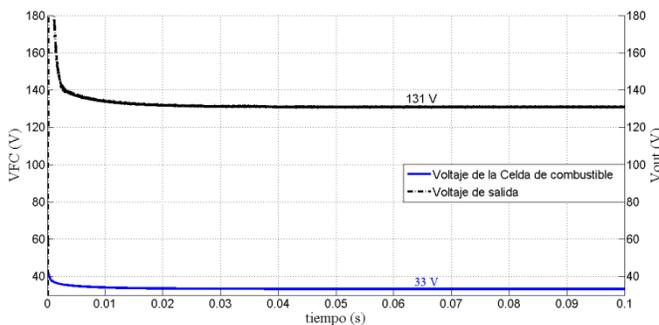


Fig. 16 Comportamiento del voltaje de salida de la celda de combustible y el convertidor elevador multinivel.

VI. CONCLUSIONES

En este trabajo se ha presentado una nueva topología de convertidor elevador para aplicaciones de celdas de combustible. Las principales ventajas son:

- Bajo nivel de rizado en la corriente que se demanda a la celda de combustible.
- Alta ganancia de la tensión de salida del convertidor.
- Distribución uniforme de la corriente de entrada en las fases del convertidor de entrada ante importantes diferencias en el ciclo de trabajo de los interruptores principales.
- No requiere de sensores ni lazo de corriente para el control del balance de conducción de corriente en cada fase.
- Es factible aumentar niveles al convertidor multinivel para incrementar la ganancia de la tensión de salida.

REFERENCIAS

- [1] L. Palma, M.H. Todorovic and P. Enjeti, "A high gain transformer-less DC-DC converter for fuel cell applications", *Proc. IEEE Power Electronics Specialists Conference*, Jun. 2005, pp. 2514.
- [2] G. Fontes, C. Turpin, R. Saisset, T. Meynard and S. Astier, "Interactions between fuel cells and power converters influence of current harmonics on a fuel cell stack", *Proc. IEEE Power Electronics Specialists Conference*, Jun. 2004, pp. 4729.
- [3] O. García, P. Zumel, A. de Castro, J.A. Cobos, "Automotive DC-DC bidirectional converter made with many interleaved buck stages", *IEEE Transactions on Power Electronics*, vol. 22, no. 4, pp. 578, July 2007.
- [4] P.W. Lee, Y.S. Lee, K.W. Cheng, X.C. Liu, "Steady-state analysis of an interleaved boost converter with coupled inductors", *IEEE Transactions on Industrial Electronics*, vol. 47, no. 4, pp. 578, August 2000.
- [5] J.C. Rosas-Caro, J.M. Ramirez, F.Z. Peng and A. Valderrabano, "A DC-DC multilevel boost converter", *Power Electronics IET*, vol. 3, no. 1, pp. 129, January 2010.



E. Torres nació el 2 de Septiembre de 1979 en Chetumal Quintana Roo, obtuvo el título de Ingeniero eléctrico por el Instituto Tecnológico de Chetumal, en la ciudad de Chetumal Quintana Roo, México en el 2002. Obtuvo el grado de Maestro en Ciencias en Ingeniería Eléctrica por el CINVESTAV Unidad GDL, en la ciudad de Guadalajara Jalisco en el 2006. Del 2002 al 2004 laboró en la Industria de la Construcción en el diseño y supervisión de instalaciones eléctricas en baja y media tensión. En el 2007 participó como profesor por honorarios en la Universidad de Quintana Roo. A partir del 2008 es profesor Investigador de la Universidad de Quintana Roo en la ciudad de Chetumal Quintana Roo, México. Sus líneas de investigación de interés son: análisis y control del generador de inducción auto-excitado, calidad de energía y ahorro de energía.



F. Chan nació el 5 de marzo de 1973 en Mérida Yucatán. Obtuvo el grado de Ingeniero en Electrónica por el Instituto Tecnológico de Mérida en 1991. Obtuvo el grado de Maestro en Ciencias en Ingeniería Electrónica y el Doctorado en Ciencias en Ingeniería Electrónica en la *cenidet* de Cuernavaca en 1999 y 2008 respectivamente. Desde el 2000 funge como profesor investigador de la Universidad de Quintana Roo. Sus áreas de interés son la electrónica de potencia y la conversión de energía. Es miembro del Sistema Nacional de Investigadores.

En esta simulación se ha utilizado PLECS® para simular el comportamiento del convertidor elevador multinivel. La Figura 15 muestra el convertidor elevador multinivel en PLECS®.

La Figura 16 muestra los resultados de la simulación de la interacción entre el convertidor multinivel y celda de combustible tipo PEM.

Como se observa en la Figura 16, el voltaje de salida proporcionado por el convertidor elevador multinivel es casi 4 veces mayor al voltaje de salida de la celda de combustible tipo PEM. Al inicio de la simulación, se observa el típico sobretiro de voltaje del convertidor elevador que después de un tiempo llega a su valor de estado estable. Como se observa en la Figura 16, el voltaje de la celda de combustible no sigue este sobretiro debido a que su constante de tiempo es mucho mayor al del convertidor de potencia. Este resultado de simulación confirma la factibilidad de implementar el convertidor elevador multinivel con una celda de combustible.



Acosta O. Roberto titulado de la Maestría en Energía Solar de la UNAM. Profesor-Investigador Asociado "B", Definitivo de la Universidad de Quintana Roo, adscrito a la División de Ciencias e Ingeniería desde 2002. Sus áreas de interés son la medición de la radiación solar, evaluación de sistemas fotovoltaicos y aplicación de las energías renovables.



V. Sánchez es ingeniero en Electrónica por el Instituto Tecnológico de Orizaba (1996), Maestro en Ciencias en Ingeniería Electrónica por el Centro Nacional de Investigación y Desarrollo Tecnológico (2000) y Dr. en Ingeniería Eléctrica por el CINVESTAV Unidad GDL (2011). De 2002 a la fecha es profesor investigador de la Universidad de Quintana Roo. Sus áreas de estudio son sistemas de generación de energía eléctrica a partir de fuentes renovables, convertidores de potencia de alta eficiencia y sistemas de generación distribuidos. Es miembro del Sistema Nacional de Investigadores.



Juan M. Ramírez nació el 20 de Febrero de 1961 en Salamanca de Guanajuato en 1984. El grado de Maestro en Ciencias en Ingeniería Eléctrica lo obtuvo por la Universidad Nacional Autónoma de México en 1987. Obtuvo el grado de Doctor en Ciencias por la Universidad Autónoma de Nuevo León en 1992. Ha sido Profesor Investigador en la Universidad de Guanajuato, entre 1987-1995. En la Universidad de Guadalajara, entre 1995-1996 y en la Universidad Autónoma de Nuevo León, entre 1997-1998. Desde Febrero de 1999 a la fecha es Investigador del CINVESTAV Unidad Guadalajara en la ciudad de Guadalajara, Jalisco, México. Dr.



H. Toral recibió el grado de Doctor y Maestro en Ciencias en Ingeniería Eléctrica con opción en telecomunicaciones por el CINVESTAV Unidad Guadalajara en 2010 y 2006 respectivamente. En el 2002 recibió el grado de Ingeniero Electrónico por el Instituto Tecnológico de la Laguna. Sus áreas de interés incluyen evaluación de desempeño y modelado de sistemas de comunicación, así como el desarrollo de convertidores electrónicos. Desde 2010 es Profesor Investigador de la Universidad de Quintana Roo. Actualmente es miembro del Sistema Nacional de Investigadores.

Ramírez es miembro del Sistema Nacional de Investigadores Nivel II Ramírez A. Sus áreas de interés son los dispositivos FACTS y el control de los Sistemas Eléctricos de Potencia.

Determinación de la Vida Útil de un Inversor para Aplicaciones Fotovoltaicas

Chan P. Freddy I., Torres M. Emmanuel, Sánchez H. Víctor, Toral C. Homero, Acosta O. Roberto

Estimation of Mean time between failures (MTBF) of a power inverter for Photovoltaic Applications

Abstract— In this paper an analysis of the reliability of the power stage of an inverter for photovoltaic applications is presented. The analysis focuses mainly on the estimation of the lifetime, and is performed by the procedure established in the military standard MIL-HDBK 217F. II stress factors that have greater contribution on the failure rate were identified. Thermography is used to determine the thermal stress on devices of the power stage.

Keywords— Energy, Power DC-AC converters, reliability

Resumen— En este artículo se presenta un análisis de la confiabilidad de la etapa de potencia de un inversor para aplicaciones fotovoltaicas. El análisis se enfoca principalmente a la verificación del tiempo de vida útil, y se realiza mediante el procedimiento establecido en el estándar militar MIL-HDBK 217F. Se identificaron los factores de esfuerzo π , que mayor contribución tienen sobre la tasa de fallo. Se emplea termografía para determinar los esfuerzos térmicos en los dispositivos que conforman la etapa de potencia.

Palabras clave— Energía, Inversores, Confiabilidad

I. INTRODUCCIÓN

Históricamente, los inversores han sido un eslabón débil en los sistemas fotovoltaicos. Los primeros inversores eran ineficientes y poco confiables, imponiendo grandes trabas al desempeño del sistema en total [1], [2]. Mejoras recientes en los inversores y los equipos eléctricos han reducido estos inconvenientes y han convertido a los inversores de un “puente” viable entre la energía de corriente directa y los requisitos de las cargas de corriente alterna. Destacan algunas propuestas de segmentación de los arreglos, redundancia de la etapa de potencia, modularidad [3]-[6]. También se han propuesto

Manuscrito recibido el 15 de Octubre de 2014.

Dr. Freddy Chan hasta la fecha se ha desempeñado como Profesor Investigador del Departamento de Ciencias e Ingeniería, Universidad de Quintana Roo, Chetumal, Q. Roo., México. E-mail: freddy@uqroo.mx

MC Emmanuel Torres hasta la fecha se ha desempeñado como Profesor Investigador en el área Eléctrica, UQROO.

Dr. Víctor Sánchez hasta la fecha se ha desempeñado como Profesor Investigador en el área de electrónica de potencia, UQROO.

Dr. Homero Toral hasta la fecha se ha desempeñado como Profesor Investigador en el área de Electrónica, UQROO.

MES Roberto Acosta hasta la fecha se ha desempeñado como Profesor Investigador especializado en sistemas fotovoltaicos, UQROO.

diversas técnicas y metodologías que optimizan el tiempo de vida útil de la etapa de potencia [7]-[9].

El propósito fundamental del inversor de un sistema fotovoltaico es convertir la corriente directa del arreglo de los módulos FV a corriente alterna. Los inversores también pueden interconectarse a la red eléctrica. Estos inversores son usados en plantas fotovoltaicas de gran escala en poder de compañías de servicios eléctricos que generan electricidad para la red, así como en los sistemas residenciales que aportan a la red.

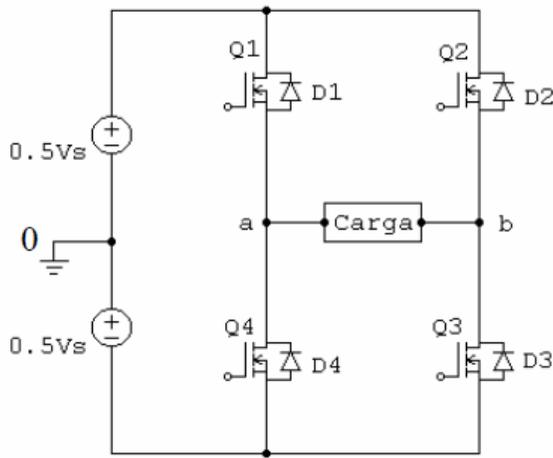
En este trabajo se realiza el estudio de confiabilidad de un inversor tipo Puente Completo con un control sincronizado con la red, en el cual se realizará un estudio de confiabilidad (determinación de vida útil).

II. ESTIMACIÓN DE LA CONFIABILIDAD

Uno de los métodos más antiguos para la estimación de la confiabilidad es el MIL-HDBK-217F, basado en estándares militares el cual permanece vigente y con gran aceptación en el diseño de sistemas electrónicos, principalmente por su consistencia, su bajo costo, breve periodo de análisis de los datos y su matemática de poca complejidad [10]-[14]. La principal limitación (una inherente inexactitud) se sobrelleva con el uso de datos históricos proporcionada por los fabricantes (basados en pruebas de laboratorio y datos de campo), y con el uso de factores de corrección, devolviendo una predicción de confiabilidad bastante exacta en un nivel práctico.

Durante el proceso de diseño de un sistema, se seleccionan los elementos que ofrecen la más alta confiabilidad bajo las condiciones de operación establecidas. En la selección de los dispositivos inciden diversos factores: esfuerzos, ambiente de operación, factores de carga, y las temperaturas de operación, tanto para el sistema como para los componentes. Debido a que la temperatura de operación es especialmente crítica en la selección de los dispositivos, los modelos de predicción deberán considerar diferentes métodos para calcular las variaciones de temperatura [15], [16].

En ocasiones, mediante mediciones, es posible conocer el incremento de la temperatura (ΔT) o la temperatura de unión (T_j). Otras veces ésta puede determinarse a partir de ciertos factores del dispositivo (conocidos o proporcionados por el fabricante). En las ocasiones en las que no se conoce nada acerca de la temperatura de un componente, se deberá usar un incremento de temperatura estandarizado ($\Delta T_{\text{default}}$). Emplear un método incorrecto para determinar la temperatura de unión podría



TIPOS Y VALORES DE LOS COMPONENTES PARA LA TOPOLOGÍA EMPLEADA

Dispositivo	Características	Esfuerzos
Q1-Q4 ¹	IRF640	
	$I_{D,max}=18$ A,	$P_d(Q1-Q4)=2.4$ W
	$V_{DS,max}=200$ V,	$I_D=6.4$ A
	$R_{DS(on)}=0.15$ Ω	$V_{DS}=15.4$ V
	$P_{d,max}=125$ W @25°C	
	$\theta_{jc}=3.12$ °C/W	
	$C_{ISS}=1200$ pF	
	$T_{j,max}=150$ °C	

conducir no solo a una temperatura de unión equivocada, sino también a un análisis de confiabilidad del sistema incorrecto.

En el análisis de confiabilidad deberá seleccionarse entonces el método de cálculo de temperatura apropiado, basándose en el conocimiento de los factores de temperatura disponibles para dicho componente.

En esta sección se presenta el procedimiento de la estimación de confiabilidad del inversor desarrollado. Cabe mencionar que en este caso se enfoca exclusivamente al cálculo a la etapa de potencia (Figura 1). Las especificaciones, listado de componentes del circuito, características y esfuerzos se incluyen en la Tabla I.

La figura 2 resume el procedimiento para la estimación de la confiabilidad.

El procedimiento presentado en la Figura 2 incluye una simulación térmica, sin embargo con el uso de termografía se puede obtener mediciones experimentales del comportamiento térmico del circuito y sus componentes que permitan una estimación de confiabilidad más precisa. Se han realizado mediciones puntuales con otros tipos de instrumentos de medición, sin embargo el empleo de la termografía permite visualizar no solo valores puntuales sino también los efectos de otros elementos que tienen injerencia sobre los dispositivos como son disipadores, sistemas de enfriamiento forzado, la disipación de calor de las cargas y su propagación sobre otras secciones del circuito etc. [17], [18].

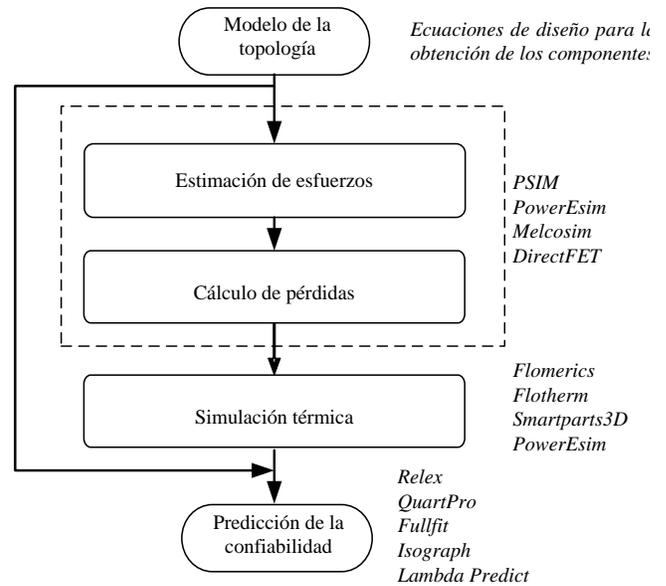


Fig. 2 Procedimiento para el cálculo de la confiabilidad.

El modelo de Eyring para el transistor es:

$$\lambda_C = \lambda_b \left(\prod_{i=1}^n \pi_i \right) \quad (1)$$

Dónde:

λ_C es la tasa de fallo ajustada a las condiciones de operación.

λ_b es la tasa de fallo base medida bajo condiciones controladas.

π_i se refiere a los factores de ajustes bajo las condiciones de operación.

Para poder determinar el factor de ajuste de temperatura del transistor π_T , es necesario calcular primero la temperatura de unión T_j . Empleando (2) es factible estimar el valor de T_j .

$$T_j = T_c + P_d * \theta_{jc} \quad (2)$$

Sin embargo, cuando ésta se emplea deberá conocerse (o tener la factibilidad de estimar) la temperatura real del encapsulado T_c , la resistencia térmica θ_{jc} y la potencia disipada por el dispositivo P_d .

Dado que en este trabajo se incluye la parte experimental, es factible obtener mediciones de la temperatura real del encapsulado (empleando la cámara termográfica) y de las pérdidas del dispositivo (empleando el Scopmeter)

III. ESTIMACIÓN DE ESFUERZOS TÉRMICOS

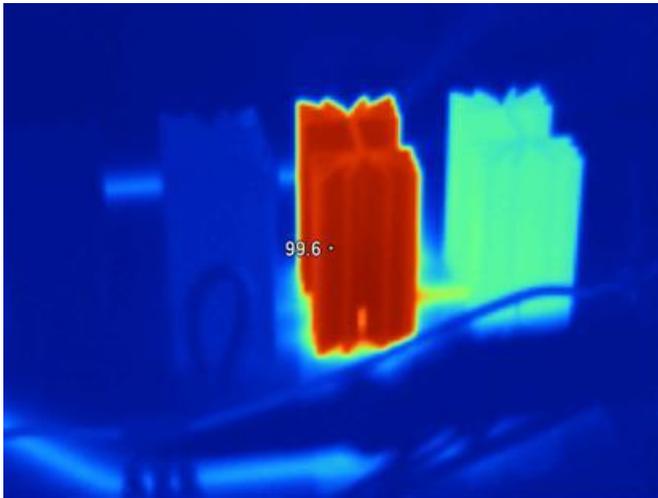


Fig.3 Imagen termográfica del Inversor de puente completo, ante una falla en un driver.

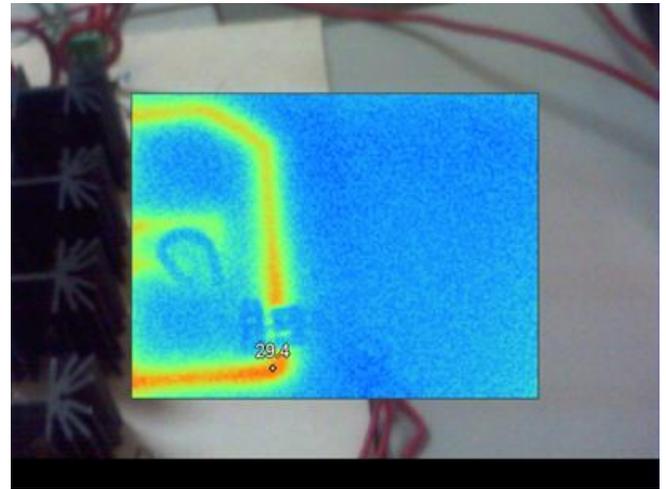


Fig. 5 Imagen termográfica del circuito impreso (vista superior) con optimización en el diseño de pistas.

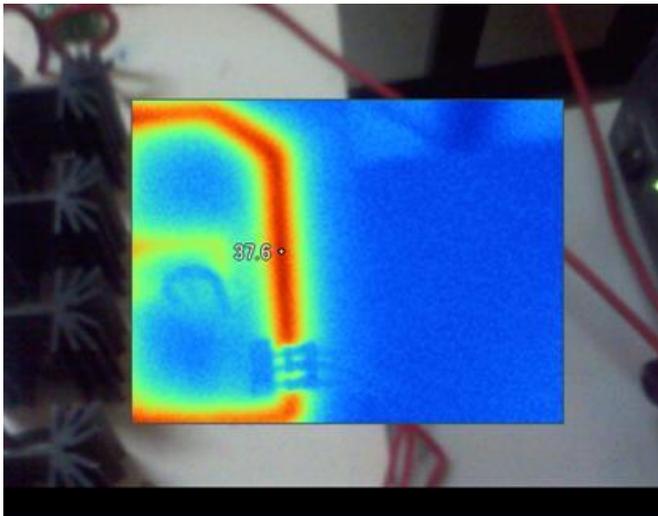


Fig. 4 Imagen termográfica del circuito impreso (vista superior).

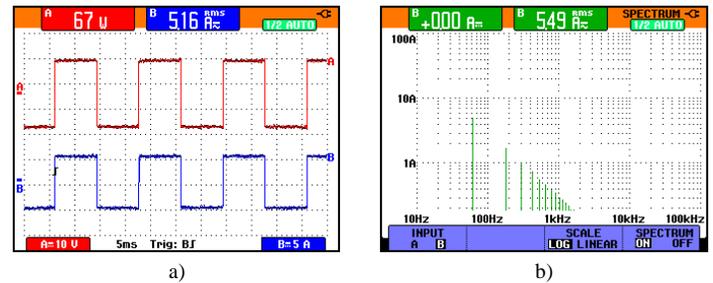


Fig. 6 Formas de onda (a) y contenido armónico (b) para un control de onda cuadrada.

El empleo de la termografía nos permite conocer de manera global el comportamiento térmico de un sistema. Es ampliamente utilizada en el diagnóstico, diseño e instrumentación de los sistemas eléctricos y electrónicos. Por ejemplo, la Figura 3 muestra la imagen termográfica del inversor ante una falla del driver de uno de los MOSFET. Esto nos permite diagnosticar de manera rápida el fallo en semiconductores y localizar el dispositivo dañado.

En la Figura 4 se muestra la imagen termográfica de las pistas del circuito impreso de la etapa de potencia. Esta imagen se obtiene desde una vista superior sin tener que tener contacto con el circuito en operación.

La Figura 5, muestra la misma sección de pista, pero optimizada en su diseño, se puede notar una disminución de hasta 8 °C.

Empleando la termografía también podemos determinar los esfuerzos ante variaciones de algún parámetro de diseño. Por



Fig. 7 Comportamiento térmico del inversor puente completo con un control de onda cuadrada.

ejemplo para este inversor se realizó pruebas con una forma de onda cuadrada la cual tiene un alto contenido armónico (Figura 6).

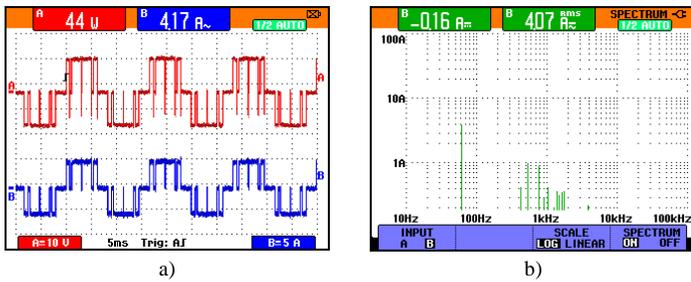


Fig. 8 Formas de onda (a) y contenido armónico (b) para un control PWM programado para 5 ángulos de conmutación

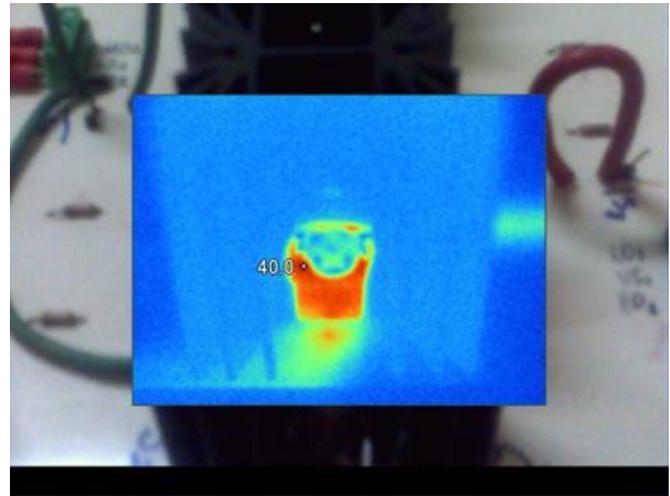


Fig. 10 Imagen termográfica del transistor Q1 en el Inversor de puente completo.

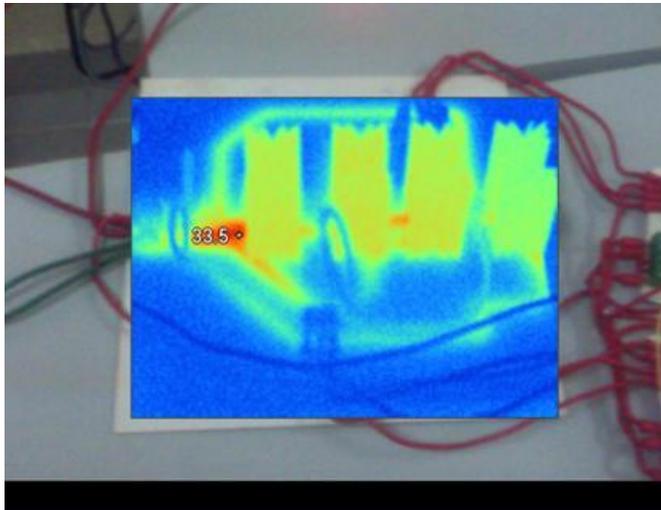


Fig. 9 Comportamiento térmico del inversor puente completo con un control PWM programado para 5 ángulos de conmutación.

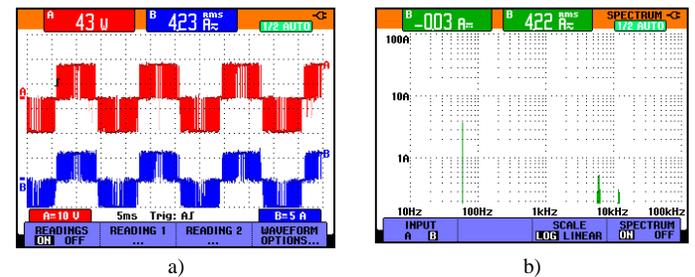


Fig. 11 Formas de onda (a) y contenido armónico (b) para un control PWM senoidal.

En la Figura 7 se parecía un sobre calentamiento en las pistas debido a los armónicos, principalmente en los puntos de conexión.

Al aplicar un control PWM programado con 5 ángulos de conmutación el cual presenta un contenido armónico reducido, tal como se muestra en la figura 8, se reduce la temperatura tanto en las pistas como en los puntos de conexión. En el punto de mayor temperatura del primer caso, se reduce hasta 55 °C respecto al segundo caso (Figura 9).

La Figura 10 muestra la imagen termográfica del transistor Q1. Puede notarse que el máximo valor alcanzado es de 40 °C en el encapsulado (T_c). Se realizaron pruebas a una potencia nominal de 50 W empleando un control PWM senoidal (Figura 11).

Con base en (2) y empleando el valor de la imagen termográfica, así como los valores de pérdidas y de resistencia térmica (Tabla 1), se estima la temperatura de unión para el transistor:

$$T_j = T_c + P_d * \theta_{jc} = 40 + 2.4 * 3.12 = 47.48^\circ\text{C}$$

Este valor de T_j, se emplea en la ecuación (3) para estimar π_T.

$$\pi_T = e^{-1925 \left(\frac{1}{T+273} - \frac{1}{298} \right)} = e^{-1925 \left(\frac{1}{47.48+273} - \frac{1}{298} \right)} = 1.57 \quad (3)$$

TABLA II.
FACTORES DE AJUSTE PARA LOS TRANSISTORES Q₁-Q₄

λ_C (fallas/10 ⁶ hrs.)	λ_b (fallas/10 ⁶ hrs.)	π_A	π_T	π_Q	π_E
1.13	0.012	8	1.57	8	1

La Tabla II resume los valores empleados para el cálculo de la tasa de fallo λ_C de cada transistor del inversor.

Siendo:

π_A el factor de ajuste de la aplicación correspondiente al nivel de potencia disipada en el dispositivo, en este caso 2.4 W

π_Q el factor de ajuste de calidad del encapsulado utilizado, en este caso encapsulado plástico .

π_E el factor de ajuste del ambiente de operación, en este caso ambiente terrestre benigno.

En base a esas condiciones de operación se obtuvieron los factores π de las tablas del MIL-HDBK-217F.

La tasa de fallo global del sistema se estima empleando (4). Para este caso la tasa de fallo del sistema del inversor de puente completo de 4 transistores es:

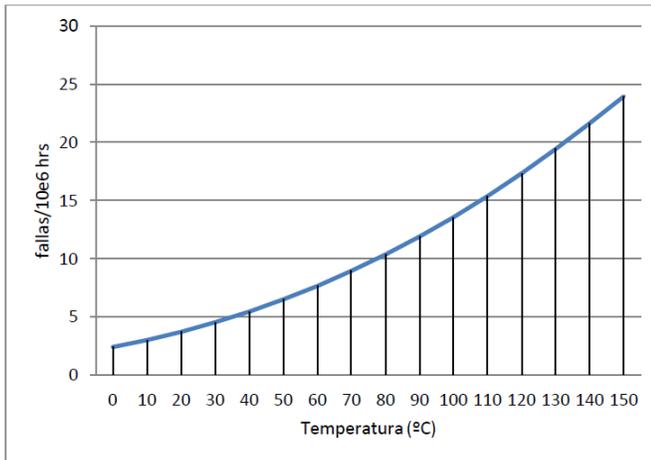


Fig. 12 Variación de la tasa de fallo del inversor.

$$\lambda_T = \sum_{j=1}^m \lambda_j = 4(1.13) = 4.52 \text{ fallas} / 10^6 \text{ hrs.} \quad (4)$$

En la Figura 12 se observa el comportamiento de la tasa de fallo del convertidor ante variaciones de la temperatura.

El tiempo medio entre fallas (MTBF, Mean Time Between Failures) es el promedio de la vida útil de un elemento. Cuando la tasa de fallo es constante, la relación entre el MTBF y la tasa de fallo está definida por:

$$\text{MTBF} = 1 / \lambda_T \quad (5)$$

Dado que son recíprocos (5), una menor tasa de fallo global de un sistema λ_T corresponde a un mayor tiempo de vida útil (MTBF). Esto se puede apreciar en la Figura 13 donde se exhibe el comportamiento MTBF, así como su dependencia con la temperatura. Un manejo adecuado de la temperatura en los dispositivos dará una mayor expectativa de vida útil.

Para este caso con una temperatura de unión de los transistores de 47.4° C, se tiene una vida útil de 180,000 horas (aproximadamente 20 años) lo cual se consideraría un excelente tiempo de vida útil. Sin embargo estas pruebas fueron realizadas en laboratorio bajo condiciones controladas. Un Sistema fotovoltaico podría estar sometido a condiciones climáticas muy extremas con altas temperaturas lo cual reduce la vida útil del inversor. Pero aun considerando un valor máximo de 100°C en la temperatura de unión de los transistores, se tendría una vida útil de 8.5 años lo cual es un valor satisfactorio comparado con los rangos actuales en los inversores.

Mediante el modelo exponencial de la confiabilidad (6), una vez determinado el valor de λ_C es posible estimar la **confiabilidad R(t)**, de un sistema. En la Figura 14 se observa la confiabilidad estimada para el inversor.

$$R(t) = e^{-\lambda t} \quad (6)$$

Puede notarse que la confiabilidad disminuye a medida que aumenta el tiempo de operación y para este caso a los 10 años de uso, (87,600 horas) se mantiene una confiabilidad mayor al 60%, lo cual se considera un nivel de confiabilidad adecuado para equipos industriales.

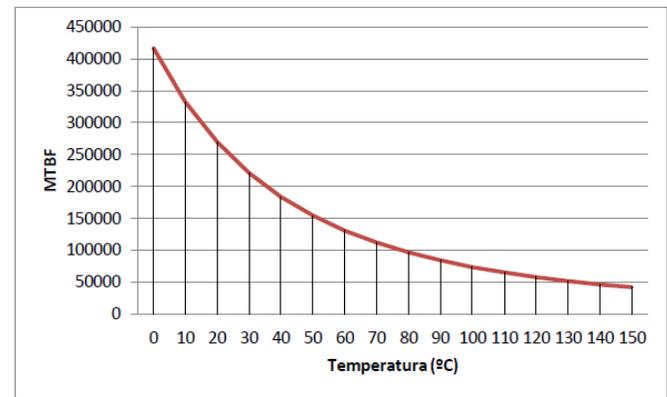


Fig. 13 Comportamiento del MTBF ante variaciones de la temperatura.

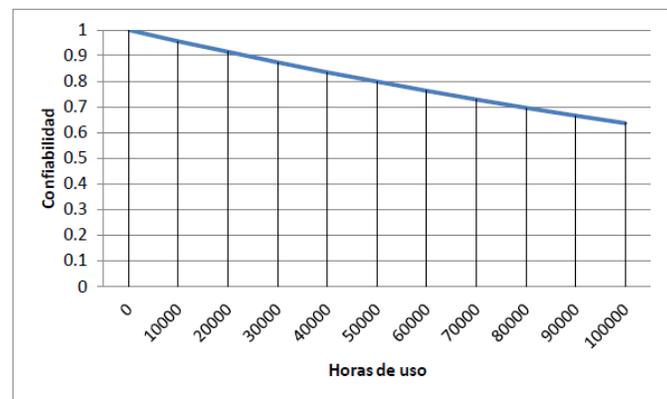


Fig. 14 Estimación de la confiabilidad del inversor ante variaciones del tiempo de operación.

IV. CONCLUSIONES

De acuerdo con la metodología establecida en el manual militar MIL-HDBK-217F, es posible estimar la tasa de fallo, el tiempo de vida útil y la confiabilidad del inversor. A diferencia de otros trabajos reportados (datos simulados), este trabajo realiza la estimación basándose en mediciones de un prototipo experimental.

Los datos de esfuerzos térmicos y esfuerzos eléctricos nos permiten calcular la tasa de fallo de cada dispositivo y la tasa de fallo global. Una vez estimado este valor, se puede calcular la vida útil del sistema (MTBF) y la confiabilidad.

Para el caso de este tipo de inversor, de acuerdo con esta metodología, a una temperatura de unión de 47.4 °C se puede estimar un tiempo de vida aproximada de 180,000 horas o 20 años, esto hace perfecto su operación ya que en un sistema fotovoltaico los módulos tienen ese mismo tiempo de vida.

Sin embargo considerando que el inversor se someta a temperaturas mayores, el tiempo de vida es reducido. Si consideramos un caso extremo de 100 °C temperatura de unión, aun el sistema mantiene una vida útil de 8.5 años. Ciertamente el tiempo de vida útil se reduce pero sigue siendo una buena opción para un sistema fotovoltaico. Respecto a la confiabilidad se encontró que el sistema tiene una confiabilidad mayor del 60% aun después de 10 años de uso. Estos datos sin embargo solo son

válidos sobre las condiciones en las que fueron hechas las mediciones y solo se incluyó la etapa de potencia en la estimación de confiabilidad.

La principal aportación de este trabajo es la posibilidad de estimar la confiabilidad del inversor con datos reales (mediciones) lo que permite una aproximación mayor que en los casos simulados. Esto nos permite tener una directiva en el diseño de inversores con altos valores de vida útil.

REFERENCIAS

- [1] IEA Experiences with 30 Stand-Alone PV Hybrid, Photovoltaic Power Systems Programme, «Reliability» Final Report IEA-PVPS T7.
- [2] IEA Reliability Study of Grid Connected PV Systems. Photovoltaic Power Systems Programme, Report IEA-PVPS T7-08:2002
- [3] Zhang, P., Li, W., Li, S., Wang, Y., & Xiao, W. "Reliability assessment of photovoltaic power systems: Review of current status and future perspectives". *Applied Energy*, 104, 822-833. 2013.
- [4] Yu, Xiaoxiao; Khambadkone, Ashwin M. "Reliability analysis and cost optimization of parallel-inverter system". *IEEE Transactions on Industrial Electronics*, vol. 59, no 10, p. 3881-3889, 2012
- [5] S.B. Kjaer, Z. Chen, F. Blaabjerg, "Power Electronics as efficient interface in dispersed power Generation systems", *IEEE Trans. on Power Electronics*, vol. 19, issue 5, pp. 1184-1194, 2004.
- [6] Y. Xue, L. Chang, S.B. Kjaer, J. Bordonau, T. Shimizu, "Topologies of single-phase inverters for small distributed power generator: an Overview", *IEEE Trans. on Power Electronics*, vol. 19, issue 5, pp. 1305-1314, 2004.
- [7] Chan, Freddy, and Hugo Calleja. "Design strategy to optimize the reliability of grid-connected PV systems." *IEEE Transactions on Industrial Electronics*, 56.11 4465-4472, 2009
- [8] Koutroulis, Eftichios, and Frede Blaabjerg. "Design optimization of transformerless grid-connected PV inverters including reliability." *IEEE Transactions on Power Electronics*, 28.1 325-335, 2013
- [9] Song, Yantao, and Bingsen Wang. "Survey on reliability of power electronic systems." *IEEE Transactions on Power Electronics*, 28.1, 591-604, 2013.
- [10] M. Economou, "The Merits and limitations of reliability Predictions". Proc. of Reliability and Maintainability Annual Symposium, RAMS 2004
- [11] G.F. Watson, "MIL reliability a new approach", *SPECTRUM, IEEE* Vol. 29, Issue 8, Aug. 1992
- [12] S.F. Morris, J.F. Reilly, "MIL-HDBK-217 a favorite target", Proc. of Reliability and Maintainability Annual Symposium, RAMS 1993 Page(s):503 - 509
- [13] M. Cushing, D. Mortin, T. Stadterman, A. Malhorta. "Comparison of electronics-Reliability Assesment Approaches", *IEEE Transactions on Reliability* Vol. 42, No 4, 1993 December
- [14] RELIABILITY PREDICTION OF ELECTRONIC EQUIPMENT, Military Handbook 217-F, 1991.
- [15] RELEX articles, "Calculating Junction Temperature Variations" [online] Available: www.relex.com/resources/art/art_prism3.asp
- [16] RELEX articles, "Thermal Management and Reliability: Heat Sinks" [online] Available: www.relex.com/resources/art/art_heatsinks.asp
- [17] Liu, Wenjun, and Bozhi Yang. "Thermography techniques for integrated circuits and semiconductor devices.", *Sensor Review*, 2007: 298-309.
- [18] Liu, Wenjun, and Bozhi Yang. "Thermography techniques for integrated circuits and semiconductor devices.", *Sensor Review*, 2007: 298-309.



Chan F. Freddy Obtuvo el grado de Ingeniero en Electrónica por el Instituto Tecnológico de Mérida en 1991. Obtuvo el grado de Maestro en Ciencias en Ingeniería Electrónica y el Doctorado en ciencias en Ingeniería Electrónica en el *cenidet* de Cuernavaca en 1999 y 2008 respectivamente. Desde el 2000 funge como profesor investigador de la Universidad de Quintana Roo. Sus áreas de interés son la electrónica de potencia y la conversión de energía. Es miembro del Sistema Nacional de Investigadores.



Torres M. Emmanuel, Obtuvo el título de Ingeniero eléctrico por el Instituto Tecnológico de Chetumal, en el 2002. Obtuvo el grado de Maestro en Ciencias en Ingeniería Eléctrica por el CINVESTAV Unidad GDL en el 2006. Del 2002 al 2004 laboró en la Industria de la Construcción en el diseño y supervisión de instalaciones eléctricas en baja y media tensión. A partir del 2008 es profesor Investigador de la Universidad de Quintana Roo. Sus líneas de investigación de interés son: análisis y control del generador de inducción auto-excitado, calidad de energía y ahorro de energía.



Sánchez H. Víctor ingeniero en Electrónica por el Instituto Tecnológico de Orizaba (1996), Maestro en Ciencias en Ingeniería Electrónica por el Centro Nacional de Investigación y Desarrollo Tecnológico (2000) y Dr. En Ingeniería Eléctrica por el CINVESTAV Unidad GDL (2011). De 2002 a la fecha es profesor investigador de la Universidad de Quintana Roo. Sus áreas de estudio son sistemas de generación de energía eléctrica a partir de fuentes renovables, convertidores de potencia de alta eficiencia y sistemas de generación distribuidos.



Toral Homero recibió el grado de Doctor y Maestro en Ciencias en Ingeniería Eléctrica con opción en Telecomunicaciones por el CINVESTAV Unidad Guadalajara en 2010 y 2006 respectivamente. En el 2002 recibió el grado de Ingeniero Electrónico por el Instituto Tecnológico de la Laguna. Sus áreas de interés incluyen evaluación de desempeño y modelado de sistemas de comunicación. Desde 2010 es Profesor Investigador de la Universidad de Quintana Roo. Actualmente es miembro del Sistema Nacional de Investigadores.



Acosta O. Roberto titulado de la Maestría en Energía Solar de la UNAM. Profesor-Investigador Asociado "B", Definitivo de la Universidad de Quintana Roo, adscrito a la División de Ciencias e Ingeniería desde 2002. Sus áreas de interés son la medición de la radiación solar, los sistemas fototérmicos (particularmente los sistemas de calentamiento de agua y de concentración solar) y la evaluación de sistemas fotovoltaicos.



RIEE&C

Revista de Ingeniería Eléctrica, Electrónica y Computación

INFORMACIÓN PARA LOS AUTORES

RIEE&C, Revista de Ingeniería Eléctrica, Electrónica y Computación (ISSN: 1870-9532) se publica semestralmente. Se aceptan artículos originales en aplicaciones de la ciencia, desarrollo de nueva tecnología o soluciones eficientes de ingeniería, siempre y cuando no hayan sido publicados o estén bajo consideración para publicarse en alguna otra revista.

Todos los documentos deberán enviarse al editor en jefe de RIEE&C, José Antonio Beristáin Jiménez, por e-mail a: rieecandc@itson.edu.mx.

Los artículos se revisarán por especialistas en el área y dictaminarán si el artículo es apropiado para su publicación. No se deberán enviar manuscritos directamente a los editores asociados.

Los manuscritos enviados por los autores deberán seguir el formato que muestra la guía para el autor, la cual se encuentra en la página de internet <http://www.itson.mx/rieeyc>.

